

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2004-194420

(P2004-194420A)

(43) 公開日 平成16年7月8日 (2004.7.8)

(51) Int. Cl. ⁷

H02M 3/28

C23C 14/34

F I

H02M 3/28

H02M 3/28

H02M 3/28

C23C 14/34

C

B

H

U

テーマコード (参考)

4K029

5H730

審査請求 未請求 請求項の数 13 O L (全 19 頁)

(21) 出願番号 特願2002-358902 (P2002-358902)
 (22) 出願日 平成14年12月11日 (2002.12.11)

(71) 出願人 000002428
 芝浦メカトロニクス株式会社
 神奈川県横浜市栄区笠間2丁目5番1号

(74) 代理人 100108062

弁理士 日向寺 雅彦

(74) 代理人 100088487

弁理士 松山 允之

(72) 発明者 今川 和彦

神奈川県横浜市栄区笠間2丁目5番1号

芝浦メカトロニクス株式会社内

Fターム (参考) 4K029 DC34 EA09

5H730 AA12 AA20 AS01 AS04 BB26

BB57 BB82 BB85 BB88 DD04

DD26 DD32 EE04 EE08 FD01

FD57 FF09 FG05 XC20 XX03

XX15 XX23 XX35 XX42 XX45

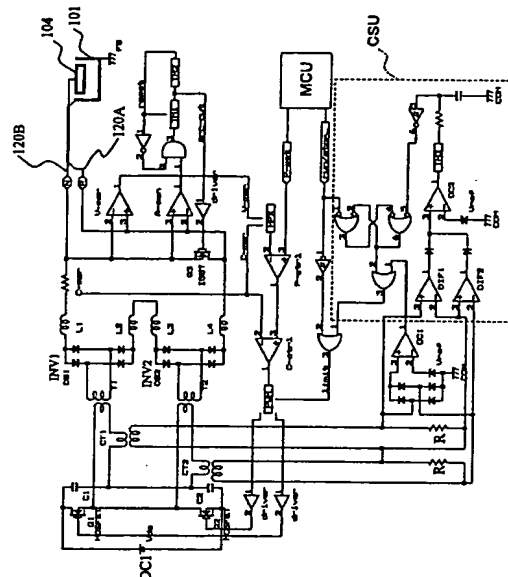
(54) 【発明の名称】 電源、電源システム、スパッタリング用電源及びスパッタリング装置

(57) 【要約】

【課題】 物理的な接触による短絡や「気中アーク」などが発生した場合に迅速且つ確実に停止することができる電源、電源システム、スパッタ電源及びスパッタ装置を提供することを目的とする。

【解決手段】 インバータにおける電流が所定値を超えている時間を積算し、この積算した時間が所定の上限值を超えるとインバータの動作を制限する過電流停止回路 (CSU) を設ける。または、負荷 (101、104) に対して順方向の直流電力を出力して定常運転を行い、負荷のインピーダンスの低下が生ずると負荷に対する順方向の直流電力の出力を遮断する遮断動作を行い、しかる後に順方向の直流電力の出力を再開する復帰動作を行う電源において、遮断動作と復帰動作の頻度が所定の上限值を超えると順方向の直流電力の出力を制限するアーク停止回路 (ASU) を設ける。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

インバータからの交流出力を整流し平滑して負荷に対して順方向の直流電力を出力する電源であって、

前記インバータにおける電流が第 1 の値を超えた時に前記インバータの動作を制限する電流リミット回路と、

前記インバータにおける電流が第 2 の値を超えている時間を積算し、この積算した時間が所定の上限值を超えると前記インバータの動作を制限する過電流停止回路と、
を備えたことを特徴とする電源。

【請求項 2】

負荷に対して順方向の直流電力を出力して定常運転を行い、前記負荷のインピーダンスの低下が生ずると前記負荷に対する前記順方向の直流電力の出力を遮断する遮断動作を行い、しかる後に前記順方向の直流電力の出力を再開する復帰動作を行う電源であって、
前記遮断動作と前記復帰動作の頻度が所定の上限值を超えると前記順方向の直流電力の出力を制限するアーク停止回路を備えたことを特徴とする電源。

【請求項 3】

インバータからの交流出力を整流し平滑して負荷に対して順方向の直流電力を出力して定常運転を行い、前記負荷のインピーダンスの低下が生ずると前記負荷に対する前記順方向の直流電力の出力を遮断する遮断動作を行い、しかる後に前記順方向の直流電力の出力を再開する復帰動作を行う電源であって、

前記インバータにおける電流が第 1 の値を超えた時に前記インバータの動作を制限する電流リミット回路と、

前記インバータにおける電流が第 2 の値を超えている時間を積算し、この積算した時間が所定の上限值を超えると前記インバータの動作を制限する過電流停止回路と、

前記遮断動作と前記復帰動作の頻度が所定の上限值を超えると前記順方向の直流電力の出力を制限するアーク停止回路と、

を備えたことを特徴とする電源。

【請求項 4】

前記過電流停止回路は、前記インバータにおける電流が前記第 2 の値を超えたことを第 1 の瞬間に検出し、さらに前記第 1 の瞬間から第 1 の時間が経過する前の第 2 の瞬間に前記インバータにおける電流が前記第 2 の値を再び超えたことを検出した場合には、前記インバータにおける電流が、前記第 1 の瞬間から前記第 2 の瞬間まで連続して前記第 2 の値を超えたと判断することを特徴とする請求項 1 または 3 に記載の電源。

【請求項 5】

前記過電流停止回路は、前記インバータの動作を制限するための信号をラッチ回路により保持することを特徴とする請求項 1、3 及び 4 のいずれか 1 つに記載の電源。

【請求項 6】

前記アーク停止回路は、前記インバータの動作を制限するための信号をラッチ回路により保持することを特徴とする請求項 2 または 3 に記載の電源。

【請求項 7】

請求項 5 または 6 に記載の電源と、

前記電源に対して出力電力の設定値と、起動及び停止の制御信号と、を出力する制御装置と、

を備え、

前記ラッチ回路には、前記制御信号も入力されることを特徴とする電源システム。

【請求項 8】

請求項 1～3、4 及び 5 のいずれか 1 つに記載の電源と、

前記電源に対して出力電力の設定値と、起動及び停止の制御信号と、を出力する制御装置と、

を備え、

10

20

30

40

50

前記過電流停止回路は、前記インバータの動作を制限したことを前記制御装置に通知することを特徴とする電源システム。

【請求項 9】

請求項 2、3 及び 6 のいずれか 1 つに記載の電源と、

前記電源に対して出力電力の設定値と、起動及び停止の制御信号と、を出力する制御装置と、

を備え、

前記アーク停止回路は、前記インバータの動作を制限したことを前記制御装置に通知することを特徴とする電源システム。

【請求項 10】

ターゲットをスパッタして薄膜を形成するスパッタリング用電源であって、

請求項 1～6 のいずれか 1 つに記載の電源を備え、

前記順方向の電力を前記ターゲットに与えて前記スパッタを実施可能としたことを特徴とするスパッタリング用電源。

【請求項 11】

ターゲットをスパッタして薄膜を形成するスパッタリング用電源であって、

請求項 2、3 及び 6 のいずれか 1 つに記載の電源を備え、

前記順方向の電力を前記ターゲットに与えて前記スパッタを実施可能とし、

前記インピーダンスの低下は、前記スパッタの際のアーク放電の発生によるものであることを特徴とするスパッタリング用電源。

【請求項 12】

請求項 10 または 11 に記載のスパッタリング用電源と、

前記ターゲットを収容可能とし大気圧よりも減圧された雰囲気を維持可能な真空チャンバと、

を備えたことを特徴とするスパッタリング装置。

【請求項 13】

請求項 7～9 のいずれか 1 つに記載の電源システムと、

前記ターゲットを収容可能とし大気圧よりも減圧された雰囲気を維持可能な真空チャンバと、

を備え、

前記順方向の電力を前記ターゲットに与えて前記スパッタを実施可能としたことを特徴とするスパッタリング装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、電源、電源システム、スパッタ用電源及びスパッタ装置に関し、特に、順方向に電圧を印加した状態においてアーク放電などの突発的な短絡電流が発生した場合に、これを遮断するために逆方向に電圧を印加可能な電源、電源システム、スパッタ用電源及びスパッタ装置に関する。

【0002】

【従来の技術】

各種のプラズマ応用機器や、マイクロ波などの電磁波発生器、電力スイッチング装置などにおいて、電源の運転中に負荷側で突発的なインピーダンスの低下が生ずることがある。このインピーダンスの低下は、負荷側で、短絡的な突発電流が流れることなどによる。このような突発電流が生ずると機器の動作に弊害をもたらす場合が多いため、突発電流を確実に迅速に遮断する回路が必要とされる場合が多い。

【0003】

以下、このような電源の具体例として、薄膜形成に用いるスパッタ用電源を例に挙げて説明する。

【0004】

10

20

30

40

50

図10は、DC (direct current) スパッタ装置の要部構成を表す模式図である。このスパッタ装置は、真空チャンバ101とスパッタ用DC電源110とを有する。電源110の陽極は、接続ケーブル120Aを介してチャンバ101に接続され、接地電位とされている。一方、電源110の陰極は、接続ケーブル120Bを介して、チャンバ101の内部に設けられたスパッタリング・ターゲット104に接続されている。そして、チャンバ101の内部には、薄膜を堆積する基板100が設置される。

【0005】

成膜に際しては、まず、真空排気ポンプ106によりチャンバ101内を真空状態にし、ガス供給源107からアルゴン (Ar) などの放電ガスを導入してチャンバ内を所定の放電圧力に維持する。そして、電源110によりターゲット104とチャンバ101との間に電界を印加し、グロー放電108を発生させる。すると、放電空間において生成されたプラズマ中の正イオンがターゲット104の表面に衝突し、ターゲット104の原子をはじき出す。このようなスパッタ現象を利用することにより、ターゲット104の材料からなる薄膜を基板100の上に形成することができる。

【0006】

しかし、このようなスパッタ動作中に、チャンバ101内での放電が停止する場合がある。例えば、ガス供給源107から供給されるガスとポンプ106による排気速度とのバランスが変動したような場合、放電条件が満たされなくなると放電が停止してプラズマが消失することがある。放電が停止すると、スパッタ電流が流れなくなり、負荷インピーダンスが急激に上昇する。従って、電源110は、このような負荷インピーダンスの急激な上昇に対して柔軟に対応できる構造を有する必要がある。

【0007】

また一方、スパッタ動作中に、チャンバ101内でアーク放電150が生ずる場合がある。このようなアーク放電150は、ターゲット104の近傍において生ずる場合が比較的多いが、基板100の近傍において生ずる場合もある。そして、このようなアーク放電150が生ずると、局所的に大電流が流れるために、チャンバの負荷インピーダンスが低下し、ターゲット104や基板100に損傷が生ずる。

【0008】

例えば、ターゲット104の側でアーク放電150が生ずると、ターゲット104の微小領域に大電流が集中するために、その部分から瞬間に大量の被着材料が放出される。この現象は「スプラッシュ」などと称され、基板100の表面に被着材料の粒子が飛び散るために、被害を受けてしまう。

【0009】

一方、基板100の側にアーク放電150が生じた場合にも、基板100が損傷を受けて不良品になってしまう場合が多い。

【0010】

従って、このようなアーク放電が発生した場合に、迅速且つ確実にアークを消弧できるアーク遮断機能を有するスパッタ用電源が必要とされている。

【0011】

図11は、スパッタ用電源の一例を表す模式図である。

【0012】

この電源は、制御された直流電流を出力する電源部DCPFと整流インダクタL0とスイッチング部Q3と遮断回路ASとを有する。

【0013】

この電源は、コンピュータやシーケンサなどの上位の制御装置MCUからの起動停止信号 (run/stop) に応じて、電力の出力の有無が制御される。また、制御装置MCUからの電力設定進行 (Pset) に応じてフィードバック制御を行い、適切な電流を出力する。

【0014】

スパッタの開始時には、スイッチング部Q3を開いた状態で、電源部DCPFから直流電

10

20

30

40

50

力をターゲット104及びチャンバ101に印加し、プラズマを点火する。

【0015】

一方、スパッタ中にアーク放電が発生すると、チャンバのインピーダンスが低下する。すると、遮断回路ASが、出力電圧の低下として検出し、スイッチング部Q3を閉じることにより電源部DCPFからの出力を短絡して、チャンバへの出力を遮断する。遮断回路ASは、所定の時間だけスイッチング部Q3を閉じた後に、再びスイッチング部Q3を開いて、チャンバへの電力の出力を再開させる。そして、ここでアーク放電が消弧している場合には、そのままスパッタを再開する。一方、ここでアーク放電が消弧していない場合には、遮断回路ASは再びスイッチング部Q3を閉じて遮断動作を繰り返す。このようにして、アーク放電がなくなるまで、スイッチング部Q3の開閉が繰り返される。

10

【0016】

通常のスバッタの際には、2ミリ秒を超えるような長い連続アークは観察されないことが多い。そして、図11に表した電源によれば、チャンバ内で生ずる通常のアーク放電をほぼ確実に遮断することが可能である。

【0017】

【発明が解決しようとする課題】

しかし、図11に例示した電源の場合、チャンバ内部での通常のアーク放電とは異なる原因で短絡や突発電流が発生すると、その遮断が容易でないことがある。例えば、チャンバ内でターゲットとアノード電極とが物理的に接触することにより短絡して電源からの出力電圧が低下したような場合には、上述した遮断動作によっては原因を排除することが困難である。

20

【0018】

また、いわゆる「気中アーク」、すなわちチャンバ外部の大気中でアーク放電が発生したような場合にも、通常の「遮断期間」の停止動作で消弧することは困難である。

【0019】

また、電源の内部においても、例えば、高電圧充電部などに宇宙線が飛来して放電が始まり、気中アーク放電に至る場合もあり得る。

【0020】

これらの場合には、電源部DCPFに設けられているリミット回路（図示せず）によって電源の出力は急停止するが、短絡部あるいはアーク放電に流れる電流がインダクタL0に保持されたり、大きなアーク放電で消弧できなかつたりすると、電源部DCPFの運転再開によりアーク放電が消えないまま再度電力を投入してしまい、アーク放電をいつまでも消弧できない。このようにして短絡部や「気中アーク」に電力を投入し続けると、発熱などにより電源や装置が故障することもあり得る。

30

【0021】

本発明は、かかる課題の認識に基づいてなされたものであり、その目的は、物理的な接触による短絡や「気中アーク」などが発生した場合に迅速且つ確実に停止することができる電源、電源システム、スパッタ電源及びスパッタ装置を提供することにある。

【0022】

【課題を解決するための手段】

40

すなわち、本発明の第1の電源は、インバータからの交流出力を整流し平滑して負荷に対して順方向の直流電力を出力する電源であって、前記インバータにおける電流が第1の値を超えた時に前記インバータの動作を制限する電流リミット回路と、前記インバータにおける電流が第2の値を超えている時間を積算し、この積算した時間が所定の上限值を超えると前記インバータの動作を制限する過電流停止回路と、を備えたことを特徴とする。

【0023】

上記構成によれば、物理的な接触による短絡や「気中アーク」などが発生した場合に、過電流停止回路によって迅速且つ確実に停止する電源を提供できる。

【0024】

50

また、本発明の第2の電源は、負荷に対して順方向の直流電力を出力して定常運転を行い、前記負荷のインピーダンスの低下が生ずると前記負荷に対する前記順方向の直流電力の出力を遮断する遮断動作を行い、しかる後に前記順方向の直流電力の出力を再開する復帰動作を行う電源であって、

前記遮断動作と前記復帰動作の頻度が所定の上限値を超えると前記順方向の直流電力の出力を制限するアーク停止回路を備えたことを特徴とする。

【0025】

上記構成によれば、物理的な接触による短絡や「気中アーク」などが発生した場合に、アーク停止回路によって迅速且つ確実に停止する電源を提供できる。

【0026】

また、本発明の第3の電源は、インバータからの交流出力を整流し平滑して負荷に対して順方向の直流電力を出力して定常運転を行い、前記負荷のインピーダンスの低下が生ずると前記負荷に対する前記順方向の直流電力の出力を遮断する遮断動作を行い、しかる後に前記順方向の直流電力の出力を再開する復帰動作を行う電源であって、

前記インバータにおける電流が第1の値を超えた時に前記インバータの動作を制限する電流リミット回路と、前記インバータにおける電流が第2の値を超えている時間を積算し、この積算した時間が所定の上限値を超えると前記インバータの動作を制限する過電流停止回路と、前記遮断動作と前記復帰動作の頻度が所定の上限値を超えると前記順方向の直流電力の出力を制限するアーク停止回路と、を備えたことを特徴とする。

【0027】

上記構成によれば、物理的な接触による短絡や「気中アーク」などが発生した場合に、過電流停止回路またはアーク停止回路によって迅速且つ確実に停止する電源を提供できる。

【0028】

ここで、前記過電流停止回路は、前記インバータにおける電流が前記第2の値を超えたことを第1の瞬間に検出し、さらに前記第1の瞬間から第1の時間が経過する前の第2の瞬間に前記インバータにおける電流が前記第2の値を再び超えたことを検出した場合には、前記インバータにおける電流が、前記第1の瞬間から前記第2の瞬間まで連続して前記第2の値を超えたと判断するものとすることができる。

【0029】

また、前記過電流停止回路は、前記インバータの動作を制限するための信号をラッチ回路により保持するものとすれば、電源による自動復帰をさせず、異常の原因を確実に取り除くことができる。

【0030】

また、前記アーク停止回路は、前記インバータの動作を制限するための信号をラッチ回路により保持するものとすれば、電源による自動復帰をさせず、異常の原因を確実に取り除くことができる。

【0031】

一方、本発明の第1の電源システムは、上記の電源と、前記電源に対して出力電力の設定値と、起動及び停止の制御信号と、を出力する制御装置と、を備え、前記ラッチ回路には、前記制御信号も入力されることを特徴とする。

【0032】

上記構成によれば、制御装置からの復帰信号により電源を復帰させることができる。

【0033】

また、本発明の第2の電源システムは、上記の電源と、前記電源に対して出力電力の設定値と、起動及び停止の制御信号と、を出力する制御装置と、を備え、前記過電流停止回路は、前記インバータの動作を制限したことを前記制御装置に通知することを特徴とする。

【0034】

上記構成によれば、短絡などの異常が発生して過電流停止回路が電源を停止させた時に、制御装置に最適な処理を実行させることができる。

【0035】

10

20

30

40

50

また、本発明の第4の電源システムは、上記の電源と、前記電源に対して出力電力の設定値と、起動及び停止の制御信号と、を出力する制御装置と、を備え、前記アーク停止回路は、前記インバータの動作を制限したことを前記制御装置に通知することを特徴とする。

【0036】

上記構成によれば、短絡などの異常が発生してアーク停止回路が電源を停止させた時に、制御装置に最適な処理を実行させることができる。

【0037】

一方、本発明のスパッタリング用電源は、ターゲットをスパッタして薄膜を形成するスパッタリング用電源であって、上記の電源を備え、前記順方向の電力を前記ターゲットに与えて前記スパッタを実施可能としたことを特徴とする。

【0038】

上記構成によれば、物理的な接触による短絡や「気中アーク」などが発生した場合に、迅速且つ確実に停止するスパッタリング用電源を提供できる。

【0039】

また、本発明の第2のスパッタリング用電源は、ターゲットをスパッタして薄膜を形成するスパッタリング用電源であって、上記の電源を備え、前記順方向の電力を前記ターゲットに与えて前記スパッタを実施可能とし、前記インピーダンスの低下は、前記スパッタの際のアーク放電の発生によるものであることを特徴とする。

【0040】

上記構成によれば、スパッタ中にチャンバ内で発生するアーク放電を確実に遮断しつつ、物理的な接触による短絡や「気中アーク」などが発生した場合にも迅速且つ確実に停止する電源を提供できる。

【0041】

一方、本発明のスパッタリング装置は、上記のスパッタリング用電源と、前記ターゲットを収容可能とし大気圧よりも減圧された雰囲気を維持可能な真空チャンバと、を備えたことを特徴とする。

【0042】

また、本発明の第2のスパッタリング装置は、上記の電源システムと、前記ターゲットを収容可能とし大気圧よりも減圧された雰囲気を維持可能な真空チャンバと、を備え前記順方向の電力を前記ターゲットに与えて前記スパッタを実施可能としたことを特徴とする。

【0043】

以下、本発明の電源について説明する前にまず、本発明者が本発明に至る過程で試作した電源について説明する。

【0044】

図9は、本発明者が本発明に至る過程で試作したスパッタ用電源の要部を表す模式図である。

【0045】

この電源は、直流電源DC1とトランジスタQ1、Q2とを共有した2つのインバータを有する。すなわち、直流電源DC1、トランジスタQ1、Q2、トランスT1及び整流器DB1を有する第1のインバータINV1と、直流電源DC1、トランジスタQ1、Q2、トランスT2及び整流器DB2を有する第2のインバータINV2と、を有する。これらインバータの出力電流は、インダクタL1乃至L4によりそれぞれ平滑化されてチャンバ101及びターゲット104に供給される。

【0046】

また、この電源は、上位の制御装置MCUによって制御される。すなわち、この電源は、制御装置MCUから、出力電力の設定信号Psetと起動停止信号(run/stop)を入力し、これらの信号に基づいて動作する。

【0047】

電力設定信号Psetは、電源においてフィードバック制御の参照信号として用いられる。すなわち、電源からチャンバに出力される電圧は電圧検出部(V-rmsr)により検出

10

20

30

40

50

され、また電流は電流検出部 (C - m s r) により検出される。これらの検出データは乗算部 (M P X) において乗算され、出力電力が得られる。この出力電力と、上位の制御装置 M C U からの制御信号 P - s e t は、電力比較回路 P - c t r l に入力され、その差分に基づく電流出力信号が得られる。この電流出力信号は、実際の出力電流値 (C - m s r) とともに電流比較回路 C - c t r l に入力され、出力すべき電流値に対応する制御信号が演算される。

【0048】

この制御信号は、パルス幅変調器 P W M に入力されてインバータを構成するトランジスタ Q 1、Q 2 のゲートパルス幅を制御する。このようにして、上位の制御装置 M C U からの制御信号 P - s e t に基づくフィードバック制御が実行される。

【0049】

一方、この電源は、インバータのトランスを流れる電流から過電流を検出してインバータ動作を停止させるリミット回路を有する。すなわち、インバータのトランス T 1、T 2 の 1 次側には、それぞれ電流検出用のトランス C T 1、C T 2 が直列に設けられている。

【0050】

これらトランス C T 1、C T 2 の 2 次側の出力は、抵抗 R により電圧に変換され、比較回路 O C 1 において基準電圧 (V r e f) と比較され、トランス電流が所定値を超えている場合には、オア・ゲートを介してパルス幅変調器 P W M にリミット信号 (l i m i t) が出力される。パルス幅変調器 P W M は、このリミット信号 (l i m i t) を受け取るとインバータのトランジスタ Q 1、Q 2 を開いてインバータ動作を停止させる。

【0051】

このようにして、トランス電流が所定の制限値を超えると、リミット信号 (l i m i t) が出力されてインバータの動作が停止する。そして、トランス電流が制限範囲内に低下するとリミット信号は解除され、インバータが動作を再開する。

【0052】

また一方、同様のリミット信号 (l i m i t) は、上位の制御装置 M C U から停止信号が送信された場合にも出力され、インバータの動作を停止させることができる。

【0053】

次に、この電源の動作について説明する。

【0054】

まず、スバッタを実施する時には、インバータ I N V 1、I N V 2 を起動し、インダクタ電流を短絡する絶縁ゲート型バイポーラ・トランジスタ (I G B T) Q 3 を開いた状態として、直流電圧をチャンバ 1 0 1 及びターゲット 1 0 4 に出力する。

【0055】

一方、チャンバ内にアーク放電が発生すると、チャンバのインピーダンスが低下し、出力電圧が低下する。アークセンサ (A - s e n) は、このような電圧の低下によってアーク放電を検出すると、アンド・ゲートを介してワンショット・タイマ T M 1 を起動する。ワンショット・タイマ T M 1 は、所定の「アーク遮断期間」の間、アーク遮断信号 (a r c - c u t) を出力し、これがドライバ (d r i v e r) を介してトランジスタ Q 3 を閉じる。

【0056】

「アーク遮断期間」が経過すると「休止期間」に入る。「休止期間」には、アーク判定は行わず、チャンバに対して無条件に順方向電圧を印加して電圧が安定するのを待つ。具体的には、タイマ T M 1 からのアーク遮断信号 (a r c - c u t) は停止し、トランジスタ Q 3 は再び開く。そして、タイマ T M 2 から出力されるリセット信号 (r e s e t) によってタイマ T M 1 をリセットする。さらに、このリセット信号 (r e s e t) の反転信号をアークセンサ (A - s e n) からの出力信号の対入力としてアンド・ゲートに入力することにより、アークセンサ (A - s e n) からのフィードバックを無効にする。

【0057】

「休止時間」の後には、アークセンサ (A - s e n) からのフィードバックを再び有効にす

10

20

30

40

50

る。すなわち、タイマT M 2により所定の時間をカウントしたらリセット信号 (r e s e t) を停止する。

【 0 0 5 8 】

そして、アーク放電が消弧したとアークセンサ (A - s e n) が判断した場合、つまりチャンバへの出力電圧が高い場合には、そのままスパッタリングが再開される。一方、アーク放電が消弧していきないと判断した場合、つまりチャンバへの出力電圧が低い場合には、アークセンサ (A - s e n) は、再びタイマT M 1をオンして「アーク遮断期間」を開始する。このようにして、アーク放電がなくなるまで、「アーク遮断期間」と「休止期間」とが繰り返される。

【 0 0 5 9 】

通常のスバッタの際には、2ミリ秒を超えるような長い連続アークは観察されないことが多い。そして、図11に表した電源によれば、チャンバ内で生ずる通常のアーク放電をほぼ確実に遮断することができる。

【 0 0 6 0 】

本発明者は、以上説明したような電源にさらに改良を施すことにより、本発明をするに至った。

【 0 0 6 1 】

【 発明の実施の形態 】

以下、本発明の実施の形態について、図面を参照しつつ詳細に説明する。

【 0 0 6 2 】

(第 1 の実施の形態)

まず、本発明の第1の実施の形態として、インバータのトランスに過電流が流れる時間を積算することにより短絡または連続アークの発生を判断して出力を停止し、必要に応じて上位制御装置に通知する電源システムについて説明する。

【 0 0 6 3 】

図1は、本実施形態にかかる電源システムの要部を表す模式図である。

【 0 0 6 4 】

すなわち、同図は、図9に表した電源に対して本実施形態を適用した具体例を表す。図1の電源の構成及び動作については、図9に関して前述したものと同様の要素に同一の符号を付して詳細な説明は省略する。

【 0 0 6 5 】

本実施形態においては、過電流停止回路C S Uが設けられている。過電流停止回路C S Uは、インバータのトランスを過電流が連続して流れる時間を計測し、その時間が所定の上限を超えた場合に、インバータに停止信号を出力する。

【 0 0 6 6 】

すなわち、過電流停止回路C S Uは、チャンバ101内でターゲット104とアノード電極とが短絡したり、またはチャンバの外部で「気中アーク」などが発生した場合に、電源を停止させる。これらの異常の有無の判定は、インバータのトランスを過電流が流れた時間を計測することにより行う。

【 0 0 6 7 】

ただし、図9に関して前述したように、アーク放電などが発生した場合には、トランスC T 1、C T 2によりトランス電流を検出するリミット回路 (R、O C 1、V r e f) が動作してインバータは瞬時遮断される。このような瞬時遮断が作用すると、トランスの過電流の連続性を計測できない。そこで、過電流停止回路C S Uは、一度過電流を検出したら、それから所定の時間はその過電流が連続しているものと仮定し、この所定時間の範囲内に再度トランスの過電流を検出したら、過電流の時間計測を継続する。そして、計測した過電流の時間が所定の値に達したら、インバータを停止させる信号を出力する。

【 0 0 6 8 】

このようにしてインバータを停止させた後の再起動は、上位の制御装置M C Uから起動信号を再投入することにより行うことができる。

10

20

30

40

50

【0069】

以下、図1に例示した過電流停止回路CSUの具体例の動作について説明する。

【0070】

まず、差動回路DIF1、DIF2は、インバータのトランスCT1、CT2を介して抵抗Rの両端に生ずる電圧をそれぞれ計測する。これらの計測値は比較回路OC2に共通入力され、基準電圧Vrefと比較される。このようにして、トランスCT1、CT2の少なくともいずれかを規定値以上の電流が流れた時に、タイマTM3が起動される。

【0071】

タイマTM3は、その動作中に再度起動信号を受け取ると、出力パルス時間を延長する。すなわち、タイマTM3は、カウントを開始すると所定の時間、パルスを出力する。そして、タイマTM3は、カウント中にトランスCT1、CT2の少なくともいずれかに過電流が流れると、最初からカウントを再開する。

10

【0072】

タイマTM3の出力はRC時定数回路に入力されて時間平均が得られる。この時間平均が所定の基準に達したら、ラッチ回路を介して、トランス過電流によるリミット信号（比較回路OC1からの出力信号）との論理和を求め、この停止信号によりインバータのトランジスタを停止する。

【0073】

このようにして電源が停止しても、過電流停止回路CSUから出力される停止信号は保持され、電源は、過電流停止回路CSUのラッチが解除されるまで停止する。ラッチ回路の他方の入力に、上位の制御装置MCUからの起動停止信号（run/stop）を入力し、制御装置MCUから起動信号を入力することにより、ラッチ回路をリセットすることができる。すなわち、過電流停止回路CSUにより電源が停止した場合には、上位の制御装置MCUからの起動信号を再投入することにより、電源は復帰する。

20

【0074】

このようにすれば、チャンバ内で物理的な短絡が生じたり、またはチャンバの外部で「気中アーク」が発生した場合などに、過電流停止回路CSUが電源を確実に停止させることができる。

【0075】

しかも、このようにして電源を停止させた場合、電源を復帰させるためには、上位の制御装置からの起動信号を再投入する必要がある。つまり、電源の復帰の前に、物理的な短絡や「気中アーク」などの異常の原因を確実に取り除くことができ、過剰電流を流しつづける心配がない。

30

【0076】

なお、このような過電流の連続を上位の制御装置MCUにより検出する方法も考えられる。しかし、上位の制御装置MCUとして用いられる標準的なシーケンサの場合、下位の接続機器である電源からのデータ読みとりサイクルは0.1秒程度であり、いわゆる「高速型」のシーケンサの場合でも、データ読みとりサイクルは10ミリ秒程度である。つまり、これらのデータ読みとり時間よりも短い制御は困難である。

【0077】

これに対して、本具体例の場合、過電流停止回路CSUが動作するための連続過電流の許容時間は、1ミリ秒以下に設定することができる。つまり、本具体例によれば、短絡や「気中アーク」などにより過電流が1ミリ秒程度流れた場合に電源を停止させることができ、過電流による電源やスパッタ装置の損傷を大幅に低減することができる。

40

【0078】

なお、図1の過電流停止回路CSUのラッチ回路の入力の一方を、上位の制御装置MCUからの起動停止信号（run/stop）ではなく、電源内に別途設けたリセット信号源（図示せず）としてもよい。

【0079】

この場合には、制御装置MCUからの起動信号ではなく、電源内のリセット信号源からラ

50

ッチ回路にリセット信号を与えることにより、電源を復帰させることができる。

【0080】

図2は、本実施形態の変形例にかかる電源システムの要部を表す模式図である。同図については、図1あるいは図9に関して前述したものと同様の要素については同一の符号を付して詳細な説明は省略する。

【0081】

本変形例の場合、過電流停止回路CSUのラッチ回路からの停止信号ALが上位の制御装置MCUに入力されている。このようにすれば、上位の制御装置MCUは、電源において過電流停止回路CSUによる停止が発生したことを検知し、電源の目的や用途に応じて、その後の最適な動作を行うことができる。

10

【0082】

例えば、上位の制御装置MCUは、過電流停止回路CSUから停止信号ALを所定の回数だけ受け取ったら、スパッタ装置を停止させ、オペレータ（作業員）を呼び出すモードを開始してもよい。

【0083】

または、上位の制御装置MCUは、過電流停止回路CSUから停止信号ALを所定の回数だけ受け取ったら、その工程を中断し、その工程に異常があったことを記録した上で、次の工程を開始するようにしてもよい。つまり、その工程で流れたバッチを「不良品」として処理し、その次のバッチのスパッタリングを開始する。

【0084】

または、制御装置MCUは、過電流停止回路CSUから停止信号ALを受け取った場合に、電源に対して起動信号を出力し、その後20ミリ秒以上経過してから電源から停止信号ALを受け取った場合には、電源に対して起動信号を再び出力し、その後20ミリ秒の猶予を以て電源の運転状態を監視する。そして、このような再起動動作を所定の回数だけ繰り返したら、「故障」と判断してスパッタ装置の運転を中止するようにしてもよい。このようにすれば、アーク放電が多発するような負荷状態でも、装置の故障と誤判断することを防げる。

20

【0085】

（第2の実施の形態）

次に、本発明の第2の実施の形態として、アークセンサによるアーク遮断動作を検出し、アーク遮断動作が所定の頻度で行われたら出力を停止し、必要に応じて上位の制御装置に通知する電源について説明する。

30

【0086】

図3は、本実施形態にかかる電源システムの要部を表す模式図である。

【0087】

すなわち、同図は、図9に表した電源に対して本実施形態を適用した具体例を表す。図3の電源の構成及び動作については、図9、図1及び図2に関して前述したものと同様の要素に同一の符号を付して詳細な説明は省略する。

本具体例の電源においては、アークセンサによるアーク遮断動作の頻度を計測し、その頻度が所定の範囲に達したら電源を停止させるアーク停止回路ASUが設けられている。

40

【0088】

すなわち、チャンバ出力インピーダンスの低下をアークセンサ（A-sen）が検出すると、図9に関して前述したようなアーク遮断動作を開始する。しかし、その原因が、チャンバ内での物理的な接触による短絡や「気中アーク」などによる場合には、アーク遮断動作によっては回復せず、再びアークセンサによりアーク遮断動作が繰り返される。

【0089】

本実施形態においては、このようにアーク遮断動作が所定の時間内に所定の回数だけ繰り返された場合に、アーク停止回路ASUが電源を停止させる。すなわち、前述した「遮断期間」と「休止期間」とがある程度連続して繰り返されたような場合に、アーク停止回路ASUは電源を停止する。また、「遮断期間」と「休止期間」とが必ずしも連続的に繰り返

50

返されなくても、短時間（例えば、1マイクロ秒以下）の間隔を置いて繰り返されたような場合も、アーク遮断回路ASUは電源を停止する。

【0090】

図3の具体例について説明すると、アークセンサ(A-sen)からタイマTM1を介して出力されたアーク遮断信号(arc-cut)と、「休止期間」を管理するタイマTM2からの出力信号とが、アーク停止回路ASUのオア・ゲートに入力され、論理和が得られる。

この論理和信号をRC時定数回路に入力して、その時間平均を求める。時間平均が所定の基準に達したら、ラッチ回路を介して、トランス過電流によるリミット信号(比較回路OC1からの出力信号)その論理和を求め、この停止信号によりインバータのトランジスタを停止する。つまり、「遮断期間」と「休止期間」とがある程度の頻度で繰り返されると、RC時定数回路に対して、その減衰時間を超えるような信号入力が生ずる。すると、ラッチ回路を介して停止信号が出力される。この停止信号を出力するための時間平均は、例えば、7ミリ秒程度に設定することができる。

【0091】

アーク停止回路ASUのラッチ回路から出力される信号に基づいて電源が停止した場合には、停止信号は保持されるので、電源は、ラッチが解除されるまで停止する。ラッチ回路の他方の入力に、上位の制御装置MCUからの起動停止信号(run/stop)を入力し、制御装置MCUから起動信号を入力することにより、ラッチ回路をリセットすることができる。すなわち、アーク停止回路ASUにより電源が停止した場合には、上位の制御装置MCUからの起動信号を再投入することにより、電源は復帰する。

【0092】

このようにすれば、チャンバ内で物理的な短絡が生じたり、またはチャンバの外部で「気中アーク」が発生した場合などに、アークセンサによりアーク遮断動作が連続して繰り返され、アーク停止回路ASUがこれを検出して電源を確実に停止させることができる。

【0093】

しかも、第1実施形態の場合と同様に、このようにして電源を停止させた場合、電源を復帰させるためには、上位の制御装置からの起動信号を再投入する必要がある。つまり、電源の復帰の前に、物理的な短絡や「気中アーク」などの異常の原因を確実に取り除くことができ、過剰電流を流しつづける心配がない。

【0094】

なお、本実施形態においても、アーク停止回路ASUのラッチ回路の入力の一方を、上位の制御装置MCUからの起動停止信号(run/stop)ではなく、電源内に別途設けたりセット信号源(図示せず)としてもよい。この場合には、制御装置MCUからの起動信号ではなく、電源内のリセット信号源からラッチ回路にリセット信号を与えることにより、電源を復帰させることができる。

【0095】

図4は、本実施形態の変形例にかかる電源システムの要部を表す模式図である。同図については、図1乃至3あるいは図9に関して前述したものと同様の要素については同一の符号を付して詳細な説明は省略する。

【0096】

本変形例の場合、アーク停止回路ASUのラッチ回路からの停止信号ALが上位の制御装置MCUに入力されている。このようにすれば、上位の制御装置MCUは、電源においてアーク停止回路ASUによる停止が発生したことを検知し、電源の目的や用途に応じて、その後の最適な動作を行うことができる。

【0097】

例えば、図2に関して前述したように、上位の制御装置MCUは、過電流停止回路CSUから停止信号ALを所定の回数だけ受け取ったら、スバッタ装置を停止させ、オペレータ(作業員)を呼び出すモードを開始してもよい。

【0098】

10

20

30

40

50

または、その工程を中断し、その工程に異常があったことを記録した上で、次の工程を開始するようにしてもよい。

【0099】

また、所定の時間間隔で所定の回数までは、電源の復帰を許容してもよい。

【0100】

(第3の実施の形態)

次に、本発明の第3の実施の形態として、第1実施形態の過電流停止回路と第2実施形態のアーク停止回路とを組み合わせた停止回路を有する電源システムについて説明する。

【0101】

図5は、本実施形態にかかる電源システムの要部を表す模式図である。

10

【0102】

すなわち、同図も、図9に表した電源に対して本実施形態を適用した具体例を表す。図5の電源の構成及び動作については、1乃至図4及び図9に関して前述したものと同様の要素に同一の符号を付して詳細な説明は省略する。

【0103】

本具体例の電源においては、複合停止回路DSUが設けられている。複合停止回路DSUは、第1実施形態に関して前述したように、インバータのトランスCT1、CT2の少なくともいずれかを過電流が流れる時間を積算することにより停止信号を発生させる回路と、第2実施形態に関して前述したように、アークセンサ(A-sen)によるアーク遮断動作の連続回数を計測することにより停止信号を発生させる回路からの出力とをオア・ゲートOR1に入力し、これらの論理和を求める。そして、この論理和をラッチ回路を介して停止信号として出力させる。

20

【0104】

このようにすれば、インバータのトランスに過電流が所定時間流れた場合と、アークセンサによりアーク遮断動作が繰り返された場合のいずれにも対応して電源を停止させることができる。

【0105】

図6は、本実施形態の変形例にかかる電源システムの要部を表す模式図である。同図についても、図1乃至5あるいは図9に関して前述したものと同様の要素については同一の符号を付して詳細な説明は省略する。

30

【0106】

本変形例においては、複合停止回路DSUのラッチ回路からの停止信号ALが上位の制御装置MCUに入力されている。このようにすれば、第1及び第2実施形態に関して前述したように、上位の制御装置MCUは、電源において複合停止回路DSUによる停止が発生したことを検知し、電源の目的や用途に応じて、その後の最適な動作を行うことができる。

【0107】

例えば、図2に関して前述したように、上位の制御装置MCUは、過電流停止回路CSUから停止信号ALを所定の回数だけ受け取ったら、スバクタ装置を停止させ、オペレータ(作業員)を呼び出すモードを開始してもよい。

40

【0108】

または、その工程を中断し、その工程に異常があったことを記録した上で、次の工程を開始するようにしてもよい。

【0109】

また、所定の時間間隔で所定の回数までは、電源の復帰を許容してもよい。

【0110】

(第4の実施の形態)

次に、本発明の第4の実施の形態として、第1乃至第3の実施の形態に関して前述したいずれかの停止回路を有するマグネトロン用の電源システムについて説明する。すなわち、マグネトロンに順方向電力を供給して発振動作を生じさせ、何らかの原因により、突発的

50

な短絡電流が生じた場合にも、上述した充電動作により充電された逆バイアス電圧源から逆電圧を印加して、迅速に電流を遮断することができる。

【0111】

図7は、本発明の電源をマグネトロンが発振に用いた構成を例示する概念図である。すなわち、同図は、マグネトロンを用いたマイクロ波発生システムを表す。

【0112】

このシステムの電源110は、所定の直流高電圧をマグネトロン200に印加して発振させる。この電源110として、図1乃至図6に関して前述した本発明の電源を用いることができる。マグネトロン200の発振により生じたマイクロ波電力は、導波管を伝送路としてアイソレータ310、マイクロ波センサ320、マイクロ波整合器340を介して、負荷500に供給される。また、センサ320からはフィードバック信号FSが、電源110のインバータに与えられ、マイクロ波の出力電力の制御が行われる。

10

【0113】

このようなシステムの場合にも、電源110からマグネトロン200に順方向電力を供給して発振動作を生じさせ、マグネトロン200において物理的な短絡や、または「気中アーク」などが生じた場合にも、電源110は、過電流停止回路CSU、アーク停止回路ASUまたは複合停止回路DSUの動作によって電源を確実に停止させることができる。

【0114】

また、上位の図2、図4、図6に関して前述したように、上位の制御装置MCUに停止信号ALを出力することにより、目的や用途に応じた最適な処理を実行させることもできる。

20

【0115】

以上、具体例を参照しつつ本発明の実施の形態について説明した。しかし、本発明は、これらの具体例に限定されるものではない。

【0116】

例えば、図1乃至図6においては、2つのインバータを設けた電源を例示したが、本発明はこれに限定されない。すなわち、本発明は、3つあるいはそれ以上のインバータを設けた、いわゆる「多段インバータ構成」の電源についても同様に適用して同様の作用効果を得ることができる。

【0117】

また一方、本発明の電源、スパッタ用電源及びスパッタ装置における各部の構成、構造、数、配置、形状、材質などに関しては、上記具体例に限定されず、当業者が適宜選択採用したものも、本発明の要旨を包含する限り本発明の範囲に包含される。

30

【0118】

より具体的には、例えば、スイッチング回路としてMOSトランジスタやIGBT(Insulated Gate Bipolar Transistor)の記号により例示したものや、保護用素子としてバリスタの記号により例示したものなどは、これら特定の電気素子には限定されず、同様の機能または作用を有する単一の電気素子あるいは複数の電気素子を含む電気回路として構成することができ、これらすべての変形は、本発明の範囲に包含される。

40

【0119】

また、同様に、インバータやコンパレータ、論理回路、保護回路などの具体的な構成や、ダイオード、抵抗、トランジスタをはじめとする各回路素子の数や配置関係などについても、当業者が適宜設計変更したものは本発明の範囲に包含される。

【0120】

その他、本発明の要素を具備し、当業者が適宜設計変更しうる全ての電源、スパッタ用電源及びスパッタ装置は本発明の範囲に包含される。

【0121】

例えば、本発明は、いわゆる「逆バイアス印加型」の電源についても同様に適用して同様の作用効果を得ることができる。

50

【0122】

図8は、逆バイアス印加型の電源の要部を表す模式図である。この電源も、トランジスタQ1～Q4とトランスT1を共有する2つのインバータINV1、INV2を有する。これらインバータの出力は、インダクタL1、L2を介してチャンバに出力される。

【0123】

制御回路PCは、上位の制御装置からの電力設定信号Psetに基づいてインバータをフィードバックするフィードバック制御部と、チャンバのインピーダンスの低下を検出してアーク遮断動作を実行させるアーク遮断回路と、が設けられている。

【0124】

アーク遮断の際には、スイッチング部Q5、Q6が開かれ、スイッチング部IGBT1、IGBT2が閉じられて、逆バイアス電源DC2から逆方向電圧がチャンバに印加されてアークを消弧する。またこの際に、スイッチング部IGBT1、IGBT2と、ダイオードD1、D2とによりそれぞれ形成される閉回路によってインダクタL1、L2の電流が保存される。

【0125】

そして、この電源においても、制御回路PCに、第1実施形態に関して前述した過電流停止回路CSU、第2実施形態に関して前述したアーク停止回路ASU、または第3実施形態に関して前述した複合停止回路DSUのいずれかが設けられている。その結果として、前述したように、チャンバ内での物理的な短絡や、「気中アーク」などが発生した場合には、確実に電源を停止することができる。

【0126】

【発明の効果】

以上説明したように、本発明によれば、スパッタなどの通常の使用条件においてチャンバ内に発生するアーク放電を消弧する電源において、チャンバ内での物理的な接触による短絡や、「気中アーク」などが発生した場合に、短時間で確実に電源を停止させることができる。

【0127】

またさらに、このような電源の停止を上位の制御装置に通知することにより、目的や用途に応じて最適な処理を実行させることも可能となる。

【図面の簡単な説明】

- 【図1】本発明の第1実施形態にかかる電源の要部を表す模式図である。
- 【図2】本発明の第1実施形態の変形例にかかる電源の要部を表す模式図である。
- 【図3】本発明の第2実施形態にかかる電源の要部を表す模式図である。
- 【図4】本発明の第2実施形態の変形例にかかる電源の要部を表す模式図である。
- 【図5】本発明の第3実施形態にかかる電源の要部を表す模式図である。
- 【図6】本発明の第3実施形態の変形例にかかる電源の要部を表す模式図である。
- 【図7】本発明の電源をマグネトロンの発振に用いた構成を例示する概念図である。
- 【図8】逆バイアス印加型の電源の要部を表す模式図である。
- 【図9】本発明者が本発明に至る過程で試作したスパッタ用電源の要部を表す模式図である。

【図10】DC (direct current) スパッタ装置の要部構成を表す模式図である。

【図11】スパッタ用電源の一例を表す模式図である。

【符号の説明】

- 100 基板
- 101 チャンバ
- 104 ターゲット
- 106 ポンプ
- 107 ガス供給源
- 108 グロー放電

10

20

30

40

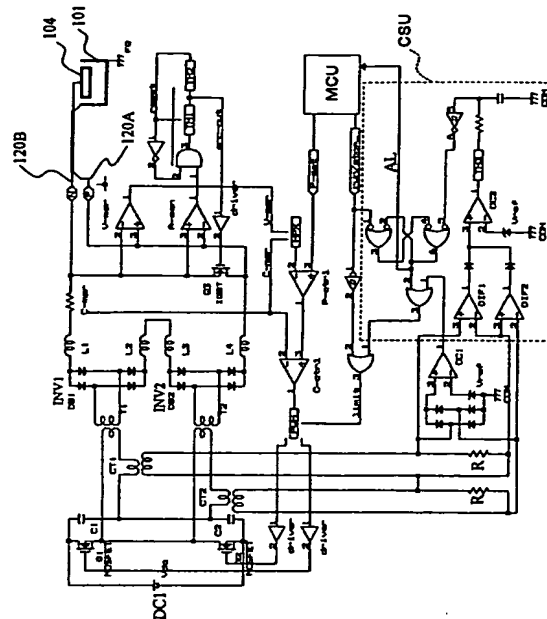
50

110 電源
120A、120B 接続ケーブル
150 アーク放電
200 マグネトロン
310 アイソレータ
320 センサ
340 マイクロ波整合器
500 負荷
AL 停止信号
AS 遮断回路
ASU アーク停止回路
CSU 過電流停止回路
DB1、DB2 整流器
DC1 直流電源
DC2 逆バイアス電源
DCPF 電源部
DSU 複合停止回路
INV1、INV2 インバータ
L0、L1～L4 インダクタ
MCU 制御装置
OC1、OC2 比較回路
OR1 ゲート
Pset 電力設定信号
PC 制御回路
PWM パルス幅変調器
TM1～TM3 タイマ
Vref 基準電圧

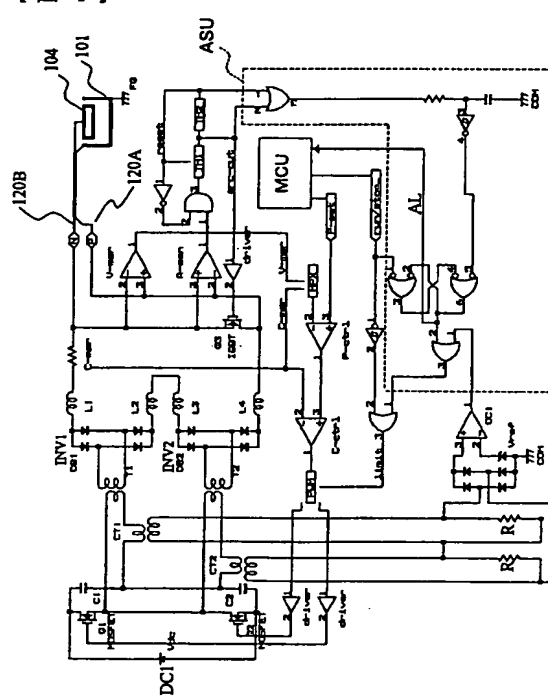
10

20

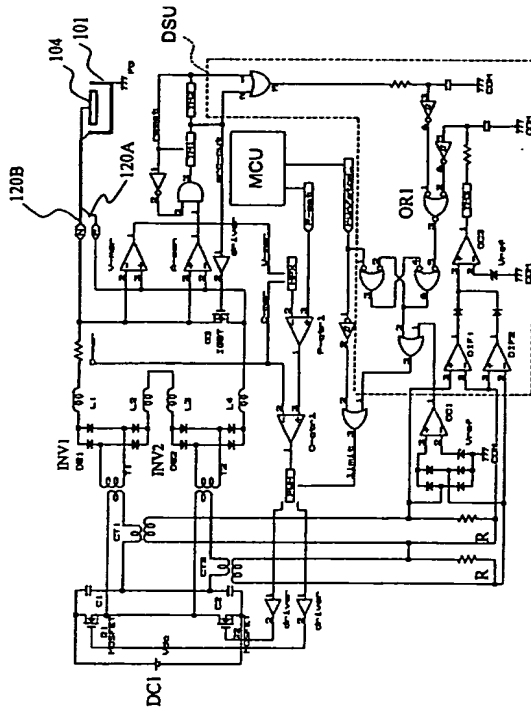
【圖 2】



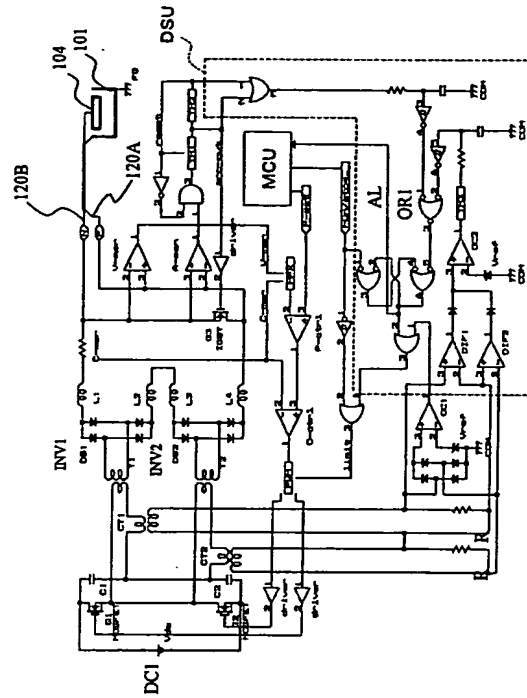
【圖 4】



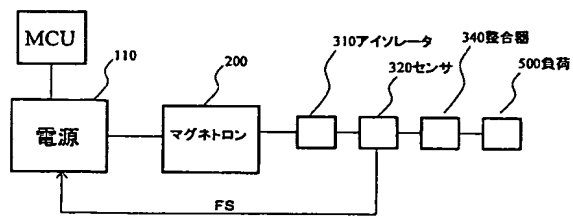
【図 5】



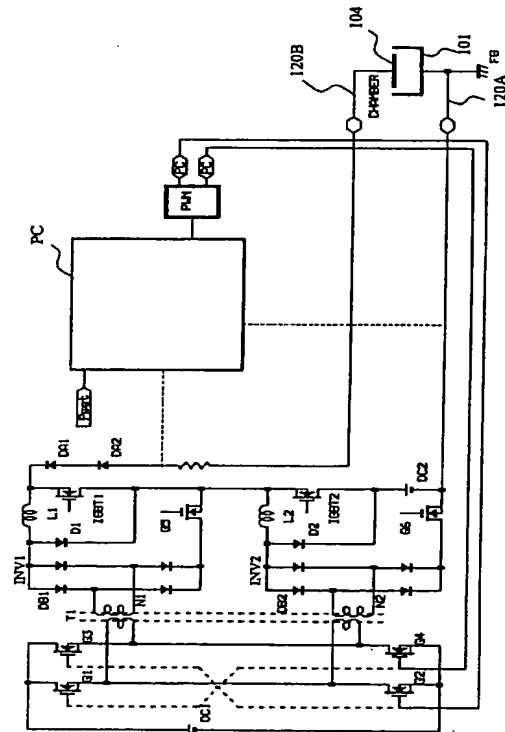
【図 6】



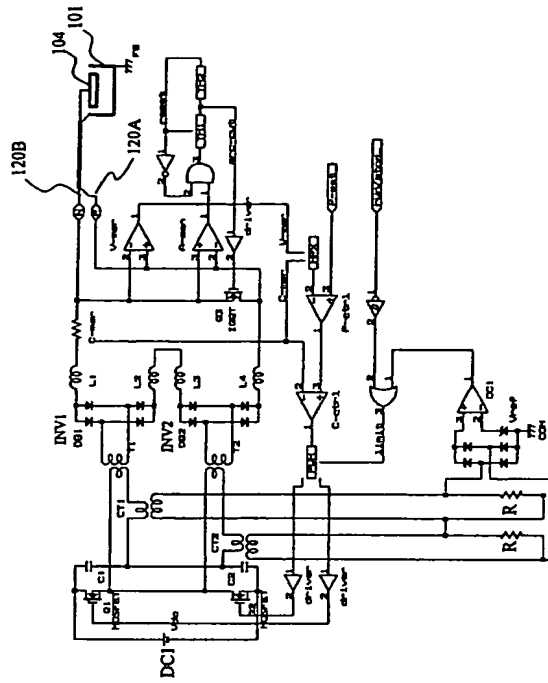
【図 7】



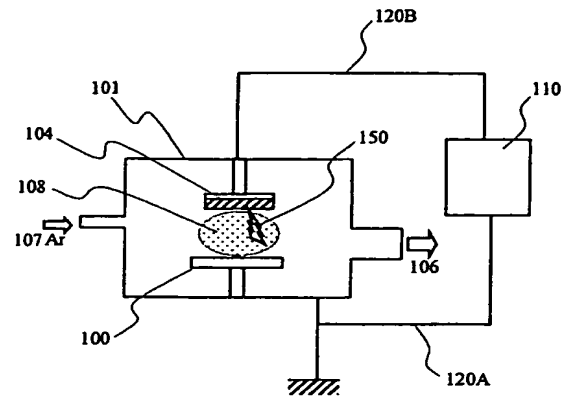
【図 8】



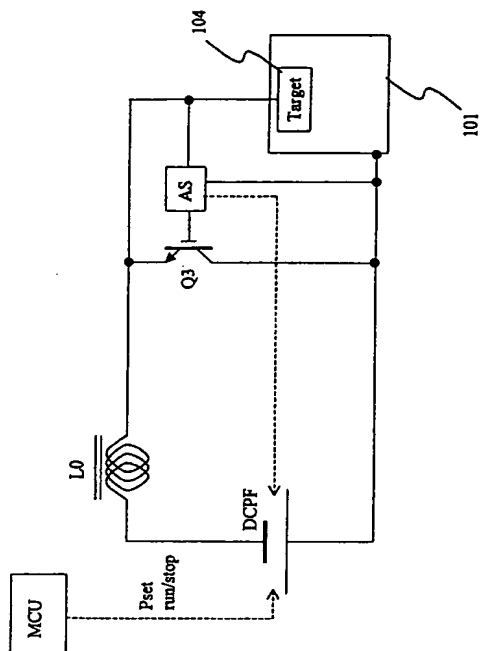
【図 9】



【図 10】



【図 11】



PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2004-194420

(43)Date of publication of application : 08.07.2004

(51)Int.Cl.

H02M 3/28
C23C 14/34

(21)Application number : 2002-358902

(71)Applicant : SHIBAURA MECHATRONICS CORP

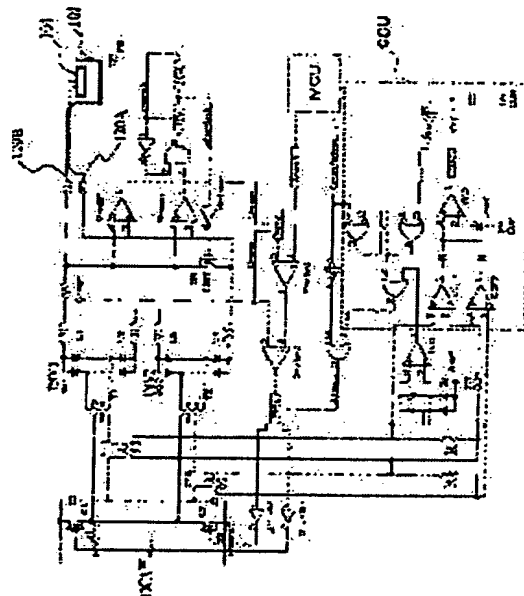
(22)Date of filing : 11.12.2002

(72)Inventor : IMAGAWA KAZUHIKO

(54) POWER SUPPLY, POWER SUPPLY SYSTEM, POWER SUPPLY FOR SPUTTERING, AND SPUTTERING APPARATUS**(57)Abstract:**

PROBLEM TO BE SOLVED: To provide a power supply which can be rapidly and surely stopped when a short circuit due to a physical contact, an "aerial arc", etc. occurs, and to provide a power supply system, a sputtering power supply and a sputtering apparatus.

SOLUTION: The power supply includes an overcurrent stopping circuit (CSU) which integrates a time in which current in an inverter exceeds a predetermined value and limits the operation of the inverter when the integrated time exceeds a predetermined upper limit value. Or, the power supply further includes an arc stopping circuit (ASU) which limits the output of a DC power in the forward direction when the frequency of a cut-off operation and a resetting operation exceeds a predetermined upper limit value, in the power supply which performs the resetting operation for restarting the output of the DC power in the forward direction after the DC power in the forward direction is output to a load (101, 104) to perform a steady operation, and a cut-off operation for cutting off the output of the DC power in the forward direction to the load is performed when the impedance of the load is lowered.

**LEGAL STATUS**

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

* NOTICES *

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1]

It is the power source which rectifies and carries out smooth [of the ac output from an inverter], and outputs the direct current power of the forward direction to a load,

The current limit circuit which restricts actuation of said inverter when the current in said inverter exceeds the 1st value,

The overcurrent halt circuit which will restrict actuation of said inverter if the time amount to which the current in said inverter is over the 2nd value is integrated and this integrated time amount exceeds a predetermined upper limit,

The power source characterized by preparation *****.

[Claim 2]

It is the power source which will perform cutoff actuation which intercepts the output of the direct current power of said forward direction to said load if the direct current power of the forward direction is outputted to a load, steady operation is performed and the fall of the impedance of said load arises, and performs return actuation which resumes the output of the direct current power of said forward direction after an appropriate time,

The power source characterized by having the arc halt circuit which will restrict the output of the direct current power of said forward direction if the frequency of said cutoff actuation and said return actuation exceeds a predetermined upper limit.

[Claim 3]

It is the power source which will perform cutoff actuation which intercepts the output of the direct current power of said forward direction to said load if rectify and carry out smooth [of the ac output from an inverter], the direct current power of the forward direction is outputted to a load, steady operation is performed and the fall of the impedance of said load arises, and performs return actuation which resumes the output of the direct current power of said forward direction after an appropriate time, The current limit circuit which restricts actuation of said inverter when the current in said inverter exceeds the 1st value,

The overcurrent halt circuit which will restrict actuation of said inverter if the time amount to which the current in said inverter is over the 2nd value is integrated and this integrated time amount exceeds a predetermined upper limit,

The arc halt circuit which will restrict the output of the direct current power of said forward direction if the frequency of said cutoff actuation and said return actuation exceeds a predetermined upper limit, The power source characterized by preparation *****.

[Claim 4]

Said overcurrent halt circuit detects that the current in said inverter exceeded said 2nd value at the 1st moment. When it is detected that the current in said inverter exceeded said 2nd value again at the 2nd moment before the 1st time amount furthermore passes since said 1st moment The power source according to claim 1 or 3 characterized by judging that the current in said inverter exceeded said 2nd

value continuously from said 1st moment to said 2nd moment.

[Claim 5]

Said overcurrent halt circuit is claims 1 and 3 characterized by holding the signal for restricting actuation of said inverter by the latch circuit, and the power source of any one publication of four.

[Claim 6]

Said arc halt circuit is a power source according to claim 2 or 3 characterized by holding the signal for restricting actuation of said inverter by the latch circuit.

[Claim 7]

A power source according to claim 5 or 6,

The control unit which outputs the set point of output power, and the control signal of starting and a halt to said power source,

Preparation,

The power-source system characterized by inputting said control signal into said latch circuit.

[Claim 8]

It is the power source of a publication to claims 1-3 and any one of 4 and the 5,

The control unit which outputs the set point of output power, and the control signal of starting and a halt to said power source,

Preparation,

Said overcurrent halt circuit is a power-source system characterized by notifying having restricted actuation of said inverter to said control unit.

[Claim 9]

Claims 2 and 3 and the power source of any one publication of six,

The control unit which outputs the set point of output power, and the control signal of starting and a halt to said power source,

Preparation,

Said arc halt circuit is a power-source system characterized by notifying having restricted actuation of said inverter to said control unit.

[Claim 10]

It is the power source for sputtering which carries out the spatter of the target and forms a thin film,

It has the power source of any one publication of claim 1-6,

The power source for sputtering characterized by having given the power of said forward direction to said target, and enabling operation of said spatter.

[Claim 11]

It is the power source for sputtering which carries out the spatter of the target and forms a thin film,

It has claims 2 and 3 and the power source of any one publication of six,

The power of said forward direction is given to said target, and operation of said spatter is enabled,

The fall of said impedance is a power source for sputtering characterized by being what depended on generating of the arc discharge in the case of said spatter.

[Claim 12]

The power source for sputtering according to claim 10 or 11,

The vacuum chamber which can maintain the ambient atmosphere which enabled hold of said target and was decompressed rather than the atmospheric pressure,

The sputtering system characterized by preparation *****.

[Claim 13]

The power-source system of any one publication of claim 7-9,

The vacuum chamber which can maintain the ambient atmosphere which enabled hold of said target and was decompressed rather than the atmospheric pressure,

Preparation,

The sputtering system characterized by having given the power of said forward direction to said target, and enabling operation of said spatter.

[Translation done.]

*** NOTICES ***

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention]

When sudden short-circuit currents, such as arc discharge, occur in the condition of having impressed the electrical potential difference to the forward direction, about a power source, a power-source system, the power source for spatters, and a sputtering system, especially this invention relates to the power source which can impress an electrical potential difference to hard flow, a power-source system, the power source for spatters, and a sputtering system, in order to intercept this.

[0002]

[Description of the Prior Art]

In various kinds of plasma application devices, electromagnetic wave generators, such as microwave, a power switching device, etc., the fall of a sudden impedance may arise in a load side during operation of a power source. The fall of this impedance is because a simplistic outbreak current flows by the load side. If such an outbreak current arises, in order to bring evil to actuation of a device in many cases, the circuit which intercepts an outbreak current certainly and quickly is needed in many cases.

[0003]

Hereafter, as an example of such a power source, the power source for spatters used for thin film formation is mentioned as an example, and is explained.

[0004]

Drawing 10 is a mimetic diagram showing the important section configuration of DC (direct current) sputtering system. This sputtering system has the vacuum chamber 101 and DC power supply 110 for spatters. It connects with a chamber 101 through interconnection-cable 120A, and let the anode plate of a power source 110 be touch-down potential. On the other hand, the cathode of a power source 110 is connected to the sputtering target 104 prepared in the interior of a chamber 101 through interconnection-cable 120B. And the substrate 100 which deposits a thin film is installed in the interior of a chamber 101.

[0005]

On the occasion of membrane formation, the inside of a chamber 101 is made into a vacua with the evacuation pump 106, discharge gas, such as an argon (Ar), is first, introduced from the source 107 of gas supply, and the inside of a chamber is maintained to a predetermined discharge pressure. And electric field are impressed between a target 104 and a chamber 101 according to a power source 110, and glow discharge 108 is generated. Then, the cation in the plasma generated in discharge space collides with the front face of a target 104, and calculates the atom of a target 104. By using such a spatter phenomenon, the thin film which consists of an ingredient of a target 104 can be formed on a substrate 100.

[0006]

However, discharge within a chamber 101 may stop during such spatter actuation. For example, when balance with exhaust velocity with the gas and the pump 106 which are supplied from the source 107 of

gas supply is changed, if discharge conditions are no longer fulfilled, discharge may stop and the plasma may disappear. If discharge stops, a spatter current will not flow and load impedance will go up rapidly. Therefore, a power source 110 needs to have the structure where it can respond flexibly to the rapid rise of such load impedance.

[0007]

Moreover, on the other hand, arc discharge 150 may arise within a chamber 101 during spatter actuation. Such arc discharge 150 may be produced [near the substrate 100], although generated in comparatively many cases [near the target 104]. And if such arc discharge 150 arises, in order that a high current may flow locally, the load impedance of a chamber falls and damage arises in a target 104 or a substrate 100.

[0008]

For example, if arc discharge 150 arises in a target 104 side, in order that a high current may concentrate on the minute field of a target 104, a lot of charges of an adherend are emitted to a moment from the part. Since it is called a "splash" etc. and the particle of the charge of an adherend scatters on the front face of a substrate 100, this phenomenon will suffer damage.

[0009]

On the other hand, also when arc discharge 150 arises in a substrate 100 side, a substrate 100 becomes a defective in response to damage in many cases.

[0010]

Therefore, when such arc discharge occurs, the power source for spatters which has the arc cutoff function which can carry out the extinction of arc of the arc quickly and certainly is needed.

[0011]

Drawing 11 is a mimetic diagram showing an example of the power source for spatters.

[0012]

This power source has the power supply section DCPF and the rectification inductor L0 which output the controlled direct current, the switching section Q3, and the cutoff circuit AS.

[0013]

As for this power source, the existence of the output of power is controlled according to the deactivation signal (run/stop) from the control unit MCU of high orders, such as a computer and a sequencer.

Moreover, feedback control is performed according to the power setting advance (Pset) from a control device MCU, and a suitable current is outputted.

[0014]

At the time of initiation of a spatter, where the switching section Q3 is opened, direct current power is impressed to a target 104 and a chamber 101 from a power supply section DCPF, and the plasma is lit.

[0015]

On the other hand, if arc discharge occurs during a spatter, the impedance of a chamber will fall. Then, it detects as a fall of output voltage, and by closing the switching section Q3, the cutoff circuit AS short-circuits the output from a power supply section DCPF, and intercepts the output to a chamber. After only predetermined time amount closes the switching section Q3, the cutoff circuit AS opens the switching section Q3 again, and makes the output of the power to a chamber resume. And when arc discharge is carrying out the extinction of arc here, a spatter is resumed as it is. On the other hand, when arc discharge has not carried out an extinction of arc here, the cutoff circuit AS closes the switching section Q3 again, and repeats cutoff actuation. Thus, closing motion of the switching section Q3 is repeated until arc discharge is lost.

[0016]

In the case of the usual spatter, a long continuation arc which exceeds 2 mses is not observed in many cases. And according to the power source expressed to drawing 11, it is possible to intercept almost certainly the usual arc discharge produced within a chamber.

[0017]

[Problem(s) to be Solved by the Invention]

However, when a short circuit and an outbreak current occur by different cause from the usual arc discharge inside a chamber in the case of the power source illustrated to drawing 11, the cutoff is not

sometimes easy. For example, when it connects too hastily when a target and an anode electrode contact physically within a chamber, and the output voltage from a power source declines, it is difficult to eliminate a cause depending on the cutoff actuation mentioned above.

[0018]

Moreover, also when arc discharge occurs in the atmospheric air of "the so-called arc in mind", i.e., the chamber exterior, it is difficult to carry out an extinction of arc in halt actuation of the usual "cutoff period."

[0019]

Moreover, also in the interior of a power source, for example, cosmic rays fly to high-voltage live part etc., discharge starts, and it may result in the arc discharge in mind.

[0020]

Although the quick stop of the output of a power source is carried out by the limit circuit (not shown) established in the power supply section DCPF in these cases, unless the current which flows to arc discharge is held at an inductor L0 or short circuit ***** can carry out the extinction of arc of it in big arc discharge, while arc discharge has not disappeared by resumption of operation of a power supply section DCPF, it switches on power again, and cannot carry out the extinction of arc of the arc discharge forever. Thus, out of order [if it continues supplying power to the short circuit section or "the arc in mind" / with generation of heat etc. / a power source or equipment]

[0021]

This invention is made based on recognition of this technical problem, and the purpose is in offering the power source and power-source system which can stop quickly and certainly, a spatter power source, and a sputtering system, when a short circuit, "an arc in mind", etc. by physical contact occur.

[0022]

[Means for Solving the Problem]

That is, the 1st power source of this invention is a power source which rectifies and carries out smooth [of the ac output from an inverter], and outputs the direct current power of the forward direction to a load,

When the current in said inverter exceeds the 1st value, it is characterized by having the current limit circuit which restricts actuation of said inverter, and the overcurrent halt circuit which will restrict actuation of said inverter if the time amount to which the current in said inverter is over the 2nd value is integrated and this integrated time amount exceeds a predetermined upper limit.

[0023]

According to the above-mentioned configuration, when a short circuit, "an arc in mind", etc. by physical contact occur, the power source which stops quickly and certainly by the overcurrent halt circuit can be offered.

[0024]

Moreover, the 2nd power source of this invention is a power source which will perform cutoff actuation which intercepts the output of the direct current power of said forward direction to said load if the direct current power of the forward direction is outputted to a load, steady operation is performed and the fall of the impedance of said load arises, and performs return actuation which resumes the output of the direct current power of said forward direction after an appropriate time,

If the frequency of said cutoff actuation and said return actuation exceeds a predetermined upper limit, it will be characterized by having the arc halt circuit which restricts the output of the direct current power of said forward direction.

[0025]

According to the above-mentioned configuration, when a short circuit, "an arc in mind", etc. by physical contact occur, the power source which stops quickly and certainly by the arc halt circuit can be offered.

[0026]

Moreover, the 3rd power source of this invention is a power source which will perform cutoff actuation which intercepts the output of the direct current power of said forward direction to said load if rectify and carry out smooth [of the ac output from an inverter], the direct current power of the forward

direction is outputted to a load, steady operation is performed and the fall of the impedance of said load arises, and performs return actuation which resumes the output of the direct current power of said forward direction after an appropriate time,

The current limit circuit which restricts actuation of said inverter when the current in said inverter exceeds the 1st value, The overcurrent halt circuit which will restrict actuation of said inverter if the time amount to which the current in said inverter is over the 2nd value is integrated and this integrated time amount exceeds a predetermined upper limit, If the frequency of said cutoff actuation and said return actuation exceeds a predetermined upper limit, it will be characterized by having the arc halt circuit which restricts the output of the direct current power of said forward direction.

[0027]

According to the above-mentioned configuration, when a short circuit, "an arc in mind", etc. by physical contact occur, the power source which stops quickly and certainly by the overcurrent halt circuit or the arc halt circuit can be offered.

[0028]

Said overcurrent halt circuit detects that the current in said inverter exceeded said 2nd value here at the 1st moment. When it is detected that the current in said inverter exceeded said 2nd value again at the 2nd moment before the 1st time amount furthermore passes since said 1st moment It shall be judged that the current in said inverter exceeded said 2nd value continuously from said 1st moment to said 2nd moment.

[0029]

Moreover, said overcurrent halt circuit cannot carry out the thing which holds the signal for restricting actuation of said inverter by the latch circuit, then the auto return by the power source, and can remove the cause of abnormalities certainly.

[0030]

Moreover, said arc halt circuit cannot carry out the thing which holds the signal for restricting actuation of said inverter by the latch circuit, then the auto return by the power source, and can remove the cause of abnormalities certainly.

[0031]

On the other hand, the 1st power-source system of this invention is equipped with the above-mentioned power source and the control device which outputs the set point of output power, and the control signal of starting and a halt to said power source, and is characterized by inputting said control signal at said latch circuit.

[0032]

According to the above-mentioned configuration, a power source can be returned with the return signal from a control unit.

[0033]

Moreover, the 2nd power-source system of this invention is equipped with the above-mentioned power source and the control device which outputs the set point of output power, and the control signal of starting and a halt to said power source, and said overcurrent halt circuit is characterized by notifying having restricted actuation of said inverter to said control device.

[0034]

the above-mentioned configuration -- getting twisted -- when abnormalities, such as a short circuit, occur and an overcurrent halt circuit stops a power source, the optimal processing for a control unit can be performed.

[0035]

Moreover, the 4th power-source system of this invention is equipped with the above-mentioned power source and the control device which outputs the set point of output power, and the control signal of starting and a halt to said power source, and said arc halt circuit is characterized by notifying having restricted actuation of said inverter to said control device.

[0036]

the above-mentioned configuration -- getting twisted -- when abnormalities, such as a short circuit,

occur and an arc halt circuit stops a power source, the optimal processing for a control unit can be performed.

[0037]

On the other hand, the power source for sputtering of this invention is a power source for sputtering which carries out the spatter of the target and forms a thin film, and is characterized by having had the above-mentioned power source, having given the power of said forward direction to said target, and enabling operation of said spatter.

[0038]

According to the above-mentioned configuration, when a short circuit, "an arc in mind", etc. by physical contact occur, the power source for sputtering which stops quickly and certainly can be offered.

[0039]

Moreover, the 2nd power source for sputtering of this invention is a power source for sputtering which carries out the spatter of the target and forms a thin film, it has the above-mentioned power source, and the power of said forward direction is given to said target, operation of said spatter is enabled, and the fall of said impedance is characterized by being what is depended on generating of the arc discharge in the case of said spatter.

[0040]

Intercepting certainly the arc discharge generated within a chamber during a spatter according to the above-mentioned configuration, also when a short circuit, "an arc in mind", etc. by physical contact occur, the power source which stops quickly and certainly can be offered.

[0041]

On the other hand, the sputtering system of this invention is characterized by having the above-mentioned power source for sputtering, and the vacuum chamber which can maintain the ambient atmosphere which enabled hold of said target and was decompressed rather than the atmospheric pressure.

[0042]

Moreover, the 2nd sputtering system of this invention is characterized by having had the above-mentioned power-source system and the vacuum chamber which can maintain the ambient atmosphere which enabled hold of said target and was decompressed rather than the atmospheric pressure, having given the power of said forward direction to said target, and enabling operation of said spatter.

[0043]

Hereafter, before explaining the power source of this invention, the power source made as an experiment in the process in which this invention person results in this invention is explained first.

[0044]

Drawing 9 is a mimetic diagram showing the important section of the power source for spatters made as an experiment in the process in which this invention person results in this invention.

[0045]

This power source has two inverters which shared DC power supply DC 1 and transistors Q1 and Q2. That is, it has the 1st inverter INV1 which has DC power supply DC 1, transistors Q1 and Q2, a transformer T1, and a rectifier DB1, and the 2nd inverter INV2 which has DC power supply DC 1, transistors Q1 and Q2, a transformer T2, and rectifier DB2. The output current of these inverters is graduated by an inductor L1 thru/or L4, respectively, and is supplied to a chamber 101 and a target 104.

[0046]

Moreover, this power source is controlled by the control unit MCU of a high order. That is, from a control unit MCU, this power source inputs the setting signal Pset and deactivation signal (run/stop) of output power, and operates based on these signals.

[0047]

The power setting signal Pset is used as a reference sign of feedback control in a power source. That is, the electrical potential difference outputted to a chamber from a power source is detected by the electrical-potential-difference detecting element (V-msr), and a current is detected by the current detecting element (C-msr). The multiplication of these detection data is carried out in the multiplication

section (MPX), and output power is obtained. Control signal P-set from this output power and the control unit MCU of a high order is inputted into power comparator circuit P-ctr1, and the current output signal based on that difference is acquired. This current output signal is inputted into current comparator circuit C-ctr1 with an actual output current value (C-msr), and the control signal corresponding to the current value which should be outputted calculates it.

[0048]

This control signal controls the gate pulse width of face of the transistors Q1 and Q2 which are inputted into pulse width modulator PWM and constitute an inverter. Thus, feedback control based on control signal P-set from the control device MCU of a high order is performed.

[0049]

On the other hand, this power source has the limit circuit which an overcurrent is detected [circuit] from the current which flows the transformer of an inverter, and stops inverter actuation. That is, the transformers CT1 and CT2 for current detection are formed in the serial at the primary the transformers T1 and T2 of an inverter side, respectively.

[0050]

When the output of the secondary of these transformers CT1 and CT2 is changed into an electrical potential difference by Resistance R, it is compared with reference voltage (Vref) in a comparator circuit OC 1 and the transformer current is over the predetermined value, a limit signal (limit) is outputted to pulse width modulator PWM through an OR gate. If this limit signal (limit) is received, pulse width modulator PWM will open the transistors Q1 and Q2 of an inverter, and will stop inverter actuation.

[0051]

Thus, if a transformer current exceeds predetermined limiting value, a limit signal (limit) will be outputted and actuation of an inverter will stop. And if a transformer current falls to limit within the limits, a limit signal will be canceled and an inverter will resume actuation.

[0052]

Moreover, on the other hand, the same limit signal (limit) is outputted also when a stop signal is transmitted from the control device MCU of a high order, and it can stop actuation of an inverter.

[0053]

Next, actuation of this power source is explained.

[0054]

First, when carrying out a spatter, inverters INV1 and INV2 are started and direct current voltage is outputted to a chamber 101 and a target 104 as a condition which opened the insulated-gate mold bipolar transistor (IGBT) Q3 which short-circuits an inductor current.

[0055]

On the other hand, into a chamber, if arc discharge occurs, the impedance of a chamber will fall and output voltage will decline. An arc sensor (A-sen) will start the single shot timer TM 1 through an AND gate, if the fall of such an electrical potential difference detects arc discharge. The single shot timer TM 1 outputs an arc cutoff signal (arc-cut) during predetermined "arc cutoff period", and this closes a transistor Q3 through a driver (driver).

[0056]

If an "arc cutoff period" passes, it will enter at a "idle period." It waits not to perform an arc judging, but to impress forward voltage unconditionally to a chamber, and to stabilize an electrical potential difference at a "idle period." Specifically, the arc cutoff signal (arc-cut) from a timer TM 1 stops. A transistor Q3 is opened again. And a timer TM 1 is reset by the reset signal (reset) outputted from a timer TM 2. furthermore, the reversal signal of this reset signal (reset) -- arc sensor (A-sen) from -- by inputting into an AND gate as an opposite input of an output signal, feedback from an arc sensor (A-sen) is made into an invalid.

[0057]

After the "quiescent time" confirms feedback from an arc sensor (A-sen) again. That is, if predetermined time amount is counted with a timer TM 2, a reset signal (reset) will be stopped.

[0058]

And when an arc sensor (A-sen) judges that arc discharge carried out the extinction of arc (i.e., when the output voltage to a chamber is high), sputtering is resumed as it is. When arc discharge carries out an extinction of arc and it is judged on the other hand that there is nothing now (i.e., when the output voltage to a chamber is low), an arc sensor (A-sen) turns on a timer TM 1 again, and starts an "arc cutoff period." Thus, an "arc cutoff period" and a "idle period" are repeated until arc discharge is lost.

[0059]

In the case of the usual spatter, a long continuation arc which exceeds 2 mses is not observed in many cases. And according to the power source expressed to drawing 11, the usual arc discharge produced within a chamber can be intercepted almost certainly.

[0060]

this invention person came to do this invention by improving further to a power source which was explained above.

[0061]

[Embodiment of the Invention]

Hereafter, the gestalt of operation of this invention is explained to a detail, referring to a drawing.

[0062]

(Gestalt of the 1st operation)

First, generating of a short circuit or a continuation arc is judged, an output is suspended, and by integrating the time amount to which an overcurrent flows to the transformer of an inverter as a gestalt of operation of the 1st of this invention explains the power-source system notified to a high order control unit if needed.

[0063]

Drawing 1 is a mimetic diagram showing the important section of the power-source system concerning this operation gestalt.

[0064]

That is, this drawing expresses the example which applied this operation gestalt to the power source expressed to drawing 9. The same sign is given to the same element as what was mentioned above about drawing 9 about the configuration and actuation of the power source of drawing 1, and detailed explanation is omitted.

[0065]

The overcurrent halt circuit CSU is formed in this operation gestalt. The overcurrent halt circuit CSU outputs a stop signal to an inverter, when the time amount to which an overcurrent flows the transformer of an inverter continuously is measured and the time amount exceeds a predetermined upper limit.

[0066]

That is, the overcurrent halt circuit CSU stops a power source, when a target 104 and an anode electrode short-circuit within a chamber 101 or "the arc in mind" etc. occurs in the exterior of a chamber. The judgment of the existence of these abnormalities is performed by measuring the time amount to which the overcurrent flowed the transformer of an inverter.

[0067]

However, as mentioned above about drawing 9, when arc discharge etc. occurs, the limit circuit (R, OC1, Vref) which detects a transformer current by transformers CT1 and CT2 operates, and instant cutoff of the inverter is carried out. If such instant cutoff acts, the continuity of the overcurrent of a transformer is immeasurable. Then, once it detects an overcurrent, and if the overcurrent halt circuit CSU assumes predetermined time amount to be what that overcurrent is following and the overcurrent of a transformer is again detected within the limits of this predetermined time, it will continue time amount measurement of an overcurrent. And if the time amount of the measured overcurrent reaches a predetermined value, the signal which stops an inverter will be outputted.

[0068]

Thus, the reboot after stopping an inverter can be performed by carrying out the reclosing of the seizing signal from the control unit MCU of a high order.

[0069]

Hereafter, actuation of the example of the overcurrent halt circuit CSU illustrated to drawing 1 is explained.

[0070]

First, differential circuits DIF1 and DIF2 measure the electrical potential difference produced to the both ends of Resistance R through the transformers CT1 and CT2 of an inverter, respectively. The common input of these measurement values is carried out, and they are compared with reference voltage V_{ref} in a comparator circuit OC 2. Thus, when [of transformers CT1 and CT2] the current beyond default value flows either at least, a timer TM 3 is started.

[0071]

A timer TM 3 will extend output pulse time amount, if a seizing signal is again received during the actuation. That is, a timer TM 3 will output predetermined time amount and a pulse, if a count is started. And a timer TM 3 will resume a count from the beginning, if an overcurrent flows to either even if there are few transformers CT1 and CT2 during a count.

[0072]

The output of a timer TM 3 is inputted into a RC time constant circuit, and a time average is obtained. If this time average reaches the predetermined criteria, through a latch circuit, an OR with the limit signal (output signal from a comparator circuit OC 1) by the transformer overcurrent will be searched for, and the transistor of an inverter will be stopped with this stop signal.

[0073]

Thus, even if a power source stops, the stop signal outputted from the overcurrent halt circuit CSU is held, and a power source stops until the latch of the overcurrent halt circuit CSU is canceled. To the input of another side of a latch circuit, a latch circuit is resettable by inputting the deactivation signal (run/stop) from the control unit MCU of a high order, and inputting a seizing signal from a control unit MCU. That is, when a power source stops by the overcurrent halt circuit CSU, a power source returns by carrying out the reclosing of the seizing signal from the control unit MCU of a high order.

[0074]

When doing in this way, and a physical short circuit arises within a chamber or "the arc in mind" occurs in the exterior of a chamber, the overcurrent halt circuit CSU can stop a power source certainly.

[0075]

And when it does in this way and a power source is stopped, in order to return a power source, it is necessary to carry out the reclosing of the seizing signal from the control unit of a high order. That is, before the return of a power source, the cause of abnormalities, such as a physical short circuit and "an arc in mind", can be removed certainly, and there is no fear of continuing passing an excess current.

[0076]

In addition, the approach the control unit MCU of a high order detects continuation of such an overcurrent is also considered. However, in the case of the standard sequencer used as a control unit MCU of a high order, the data readout cycle from the power source which is a low-ranking connection device is about 0.1 seconds, and, also in the case of sequencer [the so-called "high-speed type" of], a data readout cycle is 10 ms extent. That is, control shorter than such data readout time amount is difficult.

[0077]

On the other hand, in the case of this example, the allowed time of a continuation overcurrent for the overcurrent halt circuit CSU to operate can be set as one or less ms. That is, according to this example, when about one ms of overcurrents flows with a short circuit, "the arc in mind", etc., a power source can be stopped, and damage on the power source by the overcurrent or a sputtering system can be reduced sharply.

[0078]

In addition, it is good also as a source of a reset signal (not shown) which prepared separately one side of the input of the latch circuit of the overcurrent halt circuit CSU of drawing 1 not in the deactivation signal (run/stop) from the control unit MCU of a high order but in the power source.

[0079]

In this case, a power source can be returned by giving a reset signal to a latch circuit not from the seizing signal from a control device MCU but from the source of a reset signal within a power source.

[0080]

Drawing 2 is a mimetic diagram showing the important section of the power-source system concerning the modification of this operation gestalt. The sign same about the same element as what was mentioned above about drawing 1 or drawing 9 about this drawing is attached, and detailed explanation is omitted.

[0081]

In the case of this modification, the stop signal AL from the latch circuit of the overcurrent halt circuit CSU is inputted into the control unit MCU of a high order. If it does in this way, the control unit MCU of a high order can detect that a halt by the overcurrent halt circuit CSU occurred in the power source, and can perform optimal subsequent actuation according to the purpose and application of a power source.

[0082]

For example, if only a predetermined count receives a stop signal AL from the overcurrent halt circuit CSU, the control unit MCU of a high order may stop a sputtering system, and may start the mode in which an operator (operator) is called.

[0083]

Or if only a predetermined count receives a stop signal AL from the overcurrent halt circuit CSU, the control unit MCU of a high order interrupts the process, and you may make it start the following process, after recording that abnormalities were in the process. That is, the batch which flowed at the process is processed as a "defective", and sputtering of the following batch is started.

[0084]

or -- the case where a stop signal AL is received from a power source after the control unit MCU outputted the seizing signal to the power source when a stop signal AL was received from the overcurrent halt circuit CSU, and 20 or more mses passed after that -- a power source -- receiving -- a seizing signal -- again -- outputting -- postponement of after that 20 ms -- with, the operational status of a power source is supervised. And if only a predetermined count repeats such reboot actuation, it is judged as "failure" and you may make it stop operation of a sputtering system. If it does in this way, it can prevent incorrect-judging it as failure of equipment also by loaded condition to which arc discharge occurs frequently.

[0085]

(Gestalt of the 2nd operation)

Next, the arc cutoff actuation by the arc sensor is detected as a gestalt of operation of the 2nd of this invention, if arc cutoff actuation is performed by predetermined frequency, an output will be suspended, and the power source notified to the control unit of a high order if needed is explained.

[0086]

Drawing 3 is a mimetic diagram showing the important section of the power-source system concerning this operation gestalt.

[0087]

That is, this drawing expresses the example which applied this operation gestalt to the power source expressed to drawing 9. The same sign is given to the same element as what was mentioned above about drawing 9, drawing 1, and drawing 2 about the configuration and actuation of the power source of drawing 3, and detailed explanation is omitted.

In the power source of this example, the frequency of the arc cutoff actuation by the arc sensor is measured, and if the frequency arrives at the predetermined range, the arc halt circuit ASU which stops a power source is formed.

[0088]

That is, an arc sensor's (A-sen's) detection of the fall of a chamber output impedance starts arc cutoff actuation which was mentioned above about drawing 9. However, when the cause is based on a short circuit, "an arc in mind", etc. by physical contact within a chamber, it does not recover depending on arc cutoff actuation, but arc cutoff actuation is again repeated by the arc sensor.

[0089]

In this operation gestalt, when only a predetermined count is repeated in time amount predetermined in arc cutoff actuation in this way, the arc halt circuit ASU stops a power source. Namely, as for the arc halt circuit ASU, a power source is stopped when the "cutoff period" and the "idle period" which were mentioned above are repeated to some extent continuously. Moreover, as for the arc cutoff circuit ASU, a power source is stopped, also when short-time (for example, 1 or less microsecond) spacing is kept and it is repeated, even if a "cutoff period" and a "idle period" are not necessarily repeated continuously.

[0090]

If the example of drawing 3 is explained, the arc cutoff signal (arc-cut) outputted through the timer TM 1 from the arc sensor (A-sen) and the output signal from the timer TM 2 which manages a "idle period" will be inputted into the OR gate of the arc halt circuit ASU, and an OR will be acquired.

This OR signal is inputted into a RC time constant circuit, and it asks for that time average. the limit signal (output signal from a comparator circuit OC 1) according to a transformer overcurrent through a latch circuit when a time average reaches the predetermined criteria -- that OR is searched for and the transistor of an inverter is stopped with this stop signal. That is, if a "cutoff period" and a "idle period" are repeated by a certain amount of frequency, a signal input which exceeds the damping time will arise to a RC time constant circuit. Then, a stop signal is outputted through a latch circuit. The time average for outputting this stop signal can be set for example, as 7 ms extent.

[0091]

Since a stop signal is held when a power source stops based on the signal outputted from the latch circuit of the arc halt circuit ASU, a power source stops until a latch is canceled. To the input of another side of a latch circuit, a latch circuit is resettable by inputting the deactivation signal (run/stop) from the control unit MCU of a high order, and inputting a seizing signal from a control unit MCU. That is, when a power source stops by the arc halt circuit ASU, a power source returns by carrying out the reclosing of the seizing signal from the control unit MCU of a high order.

[0092]

When doing in this way, and a physical short circuit arises within a chamber or "the arc in mind" occurs in the exterior of a chamber, arc cutoff actuation continues by the arc sensor, and it is repeated, and the arc halt circuit ASU can detect this and can stop a power source certainly.

[0093]

And when it does in this way and a power source is stopped like the case of the 1st operation gestalt, in order to return a power source, it is necessary to carry out the reclosing of the seizing signal from the control unit of a high order. That is, before the return of a power source, the cause of abnormalities, such as a physical short circuit and "an arc in mind", can be removed certainly, and there is no fear of continuing passing an excess current.

[0094]

In addition, also in this operation gestalt, it is good also as a source of a reset signal (not shown) which prepared separately one side of the input of the latch circuit of the arc halt circuit ASU not in the deactivation signal (run/stop) from the control unit MCU of a high order but in the power source. In this case, a power source can be returned by giving a reset signal to a latch circuit not from the seizing signal from a control device MCU but from the source of a reset signal within a power source.

[0095]

Drawing 4 is a mimetic diagram showing the important section of the power-source system concerning the modification of this operation gestalt. The sign same about the same element as what was mentioned above about drawing 1 thru/or 3, or drawing 9 about this drawing is attached, and detailed explanation is omitted.

[0096]

In the case of this modification, the stop signal AL from the latch circuit of the arc halt circuit ASU is inputted into the control unit MCU of a high order. If it does in this way, the control unit MCU of a high order can detect that a halt by the arc halt circuit ASU occurred in the power source, and can perform

optimal subsequent actuation according to the purpose and application of a power source.

[0097]

For example, as mentioned above about drawing 2 , if only a predetermined count receives a stop signal AL from the overcurrent halt circuit CSU, the control unit MCU of a high order may stop a sputtering system, and may start the mode in which an operator (operator) is called.

[0098]

Or the process is interrupted, and you may make it start the following process, after recording that abnormalities were in the process.

[0099]

Moreover, a count predetermined with a predetermined time interval may permit the return of a power source.

[0100]

(Gestalt of the 3rd operation)

Next, the power-source system which has the halt circuit which combined the overcurrent halt circuit of the 1st operation gestalt and the arc halt circuit of the 2nd operation gestalt as a gestalt of operation of the 3rd of this invention is explained.

[0101]

Drawing 5 is a mimetic diagram showing the important section of the power-source system concerning this operation gestalt.

[0102]

That is, the example to which this drawing also applied this operation gestalt to the power source expressed to drawing 9 is expressed. The same sign is given to the same element as what was mentioned above about 1 thru/or drawing 4 , and drawing 9 about the configuration and actuation of the power source of drawing 5 , and detailed explanation is omitted.

[0103]

The compound halt circuit DSU is formed in the power source of this example. The circuit which generates a stop signal by integrating the time amount of the transformers CT1 and CT2 of an inverter to which an overcurrent flows either at least as the compound halt circuit DSU was mentioned above about the 1st operation gestalt, As mentioned above about the 2nd operation gestalt, by measuring the count of continuation of the arc cutoff actuation by the arc sensor (A-sen), the output from the circuit which generates a stop signal is inputted into OR gate OR 1, and these ORs are searched for. And this OR is made to output as a stop signal through a latch circuit.

[0104]

If it does in this way, the transformer of an inverter can be made to stop a power source corresponding to both the case where an overcurrent flows predetermined time, and when for arc cutoff actuation to be repeated by the arc sensor.

[0105]

Drawing 6 is a mimetic diagram showing the important section of the power-source system concerning the modification of this operation gestalt. The sign same about the same element as what was mentioned above about drawing 1 thru/or 5, or drawing 9 also about this drawing is attached, and detailed explanation is omitted.

[0106]

In this modification, the stop signal AL from the latch circuit of the compound halt circuit DSU is inputted into the control unit MCU of a high order. If it does in this way, as mentioned above about the 1st and 2nd operation gestalt, the control unit MCU of a high order can detect that a halt by the compound halt circuit DSU occurred in the power source, and can perform optimal subsequent actuation according to the purpose and application of a power source.

[0107]

For example, as mentioned above about drawing 2 , if only a predetermined count receives a stop signal AL from the overcurrent halt circuit CSU, the control unit MCU of a high order may stop a sputtering system, and may start the mode in which an operator (operator) is called.

[0108]

Or the process is interrupted, and you may make it start the following process, after recording that abnormalities were in the process.

[0109]

Moreover, a count predetermined with a predetermined time interval may permit the return of a power source.

[0110]

(Gestalt of the 4th operation)

Next, the power-source system for magnetrons which has one of the halt circuits mentioned above about the gestalt of the 1st thru/or the 3rd operation as a gestalt of operation of the 4th of this invention is explained. That is, also when forward direction power is supplied to a magnetron, oscillation actuation is produced and a sudden short-circuit current arises according to a certain cause, reverse voltage can be impressed from the reverse bias voltage source charged by charge actuation mentioned above, and a current can be intercepted quickly.

[0111]

Drawing 7 is a conceptual diagram which illustrates the configuration which used the power source of this invention for the oscillation of a magnetron. That is, this drawing expresses the microwave generation system which used the magnetron.

[0112]

The power source 110 of this system makes a magnetron 200 impress and oscillate the predetermined direct-current high voltage. The power source of this invention mentioned above about drawing 1 thru/or drawing 6 as this power source 110 can be used. The microwave power produced by the oscillation of a magnetron 200 is supplied to a load 500 through an isolator 310, the microwave sensor 320, and the microwave adjustment machine 340 by making a waveguide into a transmission line. Moreover, from a sensor 320, feedback signal FS is given to the inverter of a power source 110, and control of the output power of microwave is performed.

[0113]

also in the case of such a system, forward direction power is supplied to a magnetron 200 from a power source 110, and oscillation actuation is produced -- making -- a magnetron 200 -- setting -- a physical short circuit -- or also when "the arc in mind" etc. arises, as for a power source 110, a power source can be certainly stopped by actuation of the overcurrent halt circuit CSU, the arc halt circuit ASU, or the compound halt circuit DSU.

[0114]

Moreover, as mentioned above about drawing 2 of a high order, drawing 4, and drawing 6, optimal processing according to the purpose or an application can also be performed by outputting a stop signal AL to the control unit MCU of a high order.

[0115]

In the above, the gestalt of operation of this invention was explained, referring to an example. However, this invention is not limited to these examples.

[0116]

For example, in drawing 1 thru/or drawing 6, although the power source which formed two inverters was illustrated, this invention is not limited to this. That is, this invention can be similarly applied about the so-called power source of a "multistage inverter configuration" of having formed three or the inverter beyond it, and can acquire the same operation effectiveness.

[0117]

Moreover, on the other hand, about the configuration of each part in the power source, the power source for spatters, and sputtering system of this invention, structure, a number, arrangement, a configuration, the quality of the material, etc., it is not limited to the above-mentioned example, but that in which this contractor did selection adoption suitably is also included by the range of this invention, as long as the summary of this invention is included.

[0118]

What [was more specifically illustrated with the MOS transistor or the notation of IGBT (Insulated Gate Bipolar Transistor) as a switching circuit] What was illustrated with the notation of a varistor as a component for protection It is not limited to the electric element of these specification, but can constitute as an electrical circuit containing the single electric element or two or more single electric elements which have the same function or the same operation, and all these deformation is included by the range of this invention.

[0119]

Moreover, that in which this contractor did the design change suitably about numbers, arrangement relation, etc. of each circuit element including concrete configurations, such as an inverter, a comparator, a logical circuit, and a protection network, diode and resistance, and a transistor is similarly included by the range of this invention.

[0120]

In addition, the element of this invention is provided and all the power sources in which this contractor can do a design change suitably, the power source for spatters, and a sputtering system are included by the range of this invention.

[0121]

For example, this invention can be similarly applied about the so-called "reverse bias impression type" of power source, and can acquire the same operation effectiveness.

[0122]

Drawing 8 is a mimetic diagram showing the important section of the power source of a reverse bias impression mold. This power source also has two inverters INV1 and INV2 which share transistors Q1-Q4 and a transformer T1. The output of these inverters is outputted to a chamber through inductors L1 and L2.

[0123]

The arc cutoff circuit and ** which a control circuit PC detects [**] the fall of the feedback control section which feeds back an inverter based on the power setting signal Pset from the control device of a high order, and the impedance of a chamber, and perform arc cutoff actuation are prepared.

[0124]

In the case of arc cutoff, the switching sections Q5 and Q6 are opened, the switching sections IGBT1 and IGBT2 are closed, reverse voltage is impressed to a chamber from the reverse bias power source DC 2, and the extinction of arc of the arc is carried out. Moreover, the current of inductors L1 and L2 is saved by the closed circuit formed, respectively by the switching sections IGBT1 and IGBT2 and diodes D1 and D2 in this case.

[0125]

And also in this power source, either the overcurrent halt circuit CSU mentioned above about the 1st operation gestalt, the arc halt circuit ASU mentioned above about the 2nd operation gestalt or the compound halt circuit DSU mentioned above about the 3rd operation gestalt is established in the control circuit PC. As mentioned above, when a physical short circuit within a chamber, "the arc in mind", etc. occur as the result, a power source can be stopped certainly.

[0126]

[Effect of the Invention]

As explained above, when the short circuit by physical contact within a chamber, "the arc in mind", etc. occur in the power source which carries out the extinction of arc of the arc discharge generated in a chamber in anticipated-use conditions, such as a spatter, according to this invention, a power source can be stopped certainly for a short time.

[0127]

Furthermore, it also becomes possible by notifying a halt of such a power source to the control unit of a high order to perform optimal processing according to the purpose or an application.

[Brief Description of the Drawings]

[Drawing 1] It is a mimetic diagram showing the important section of the power source concerning the 1st operation gestalt of this invention.

[Drawing 2] It is a mimetic diagram showing the important section of the power source concerning the modification of the 1st operation gestalt of this invention.

[Drawing 3] It is a mimetic diagram showing the important section of the power source concerning the 2nd operation gestalt of this invention.

[Drawing 4] It is a mimetic diagram showing the important section of the power source concerning the modification of the 2nd operation gestalt of this invention.

[Drawing 5] It is a mimetic diagram showing the important section of the power source concerning the 3rd operation gestalt of this invention.

[Drawing 6] It is a mimetic diagram showing the important section of the power source concerning the modification of the 3rd operation gestalt of this invention.

[Drawing 7] It is the conceptual diagram which illustrates the configuration which used the power source of this invention for the oscillation of a magnetron.

[Drawing 8] It is a mimetic diagram showing the important section of the power source of a reverse bias impression mold.

[Drawing 9] It is a mimetic diagram showing the important section of the power source for spatters made as an experiment in the process in which this invention person results in this invention.

[Drawing 10] It is a mimetic diagram showing the important section configuration of DC (direct current) sputtering system.

[Drawing 11] It is a mimetic diagram showing an example of the power source for spatters.

[Description of Notations]

100 Substrate
101 Chamber
104 Target
106 Pump
107 Source of Gas Supply
108 Glow Discharge
110 Power Source
120A, 120B Interconnection cable
150 Arc Discharge
200 Magnetron
310 Isolator
320 Sensor
340 Microwave Adjustment Machine
500 Load
AL Stop signal
AS Cutoff circuit
ASU Arc halt circuit
CSU Overcurrent halt circuit
DB1, DB2 Rectifier
DC1 DC power supply
DC2 Reverse bias power source
DCPF Power supply section
DSU Compound halt circuit
INV1, INV2 Inverter
L0, L1-L4 Inductor
MCU Control unit
OC1, OC2 Comparator circuit
OR1 Gate
Pset Power setting signal
PC Control circuit
PWM Pulse width modulator

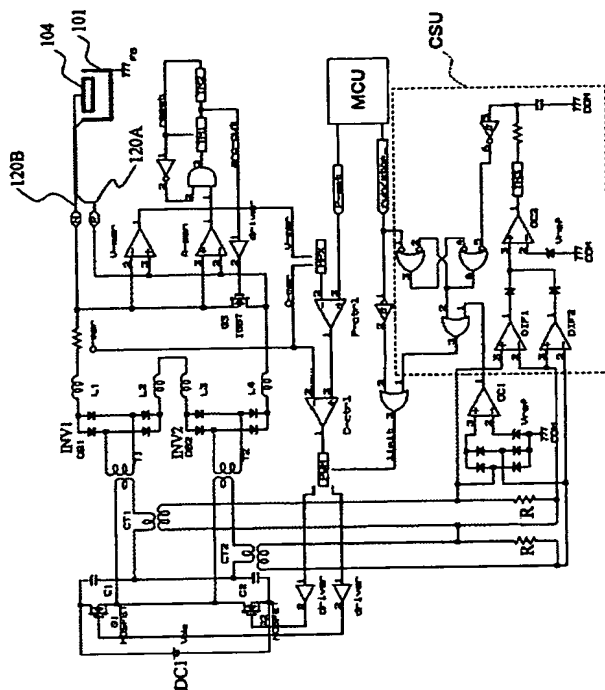
TM1-TM3 Timer
Vref Reference voltage

[Translation done.]

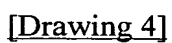
JPO and NCIPI are not responsible for any damages caused by the use of this translation.

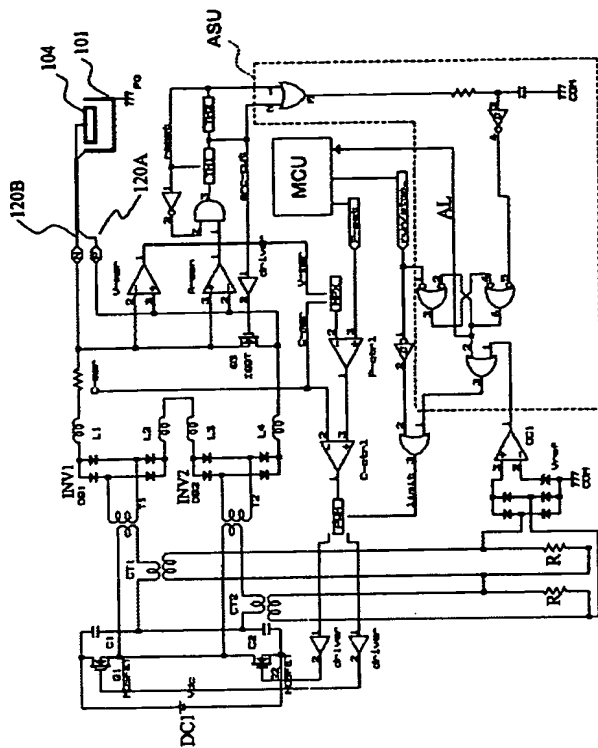
- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

[Drawing 1]

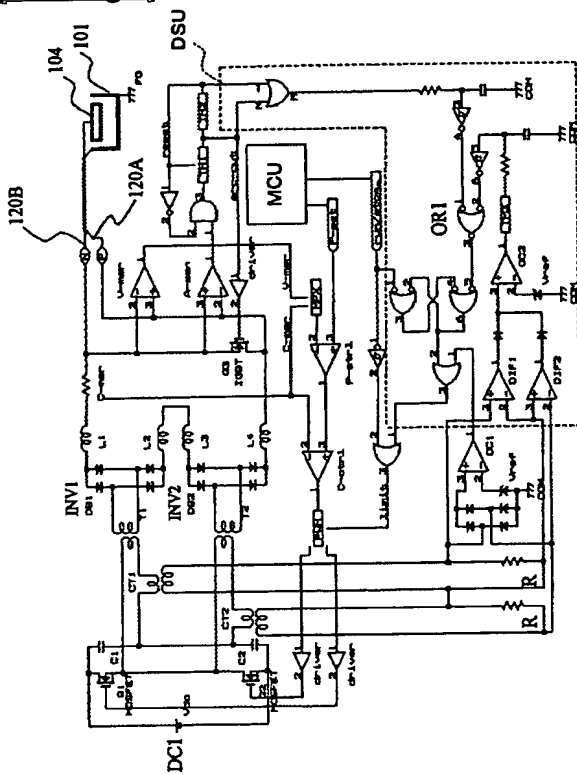


[Drawing 2]

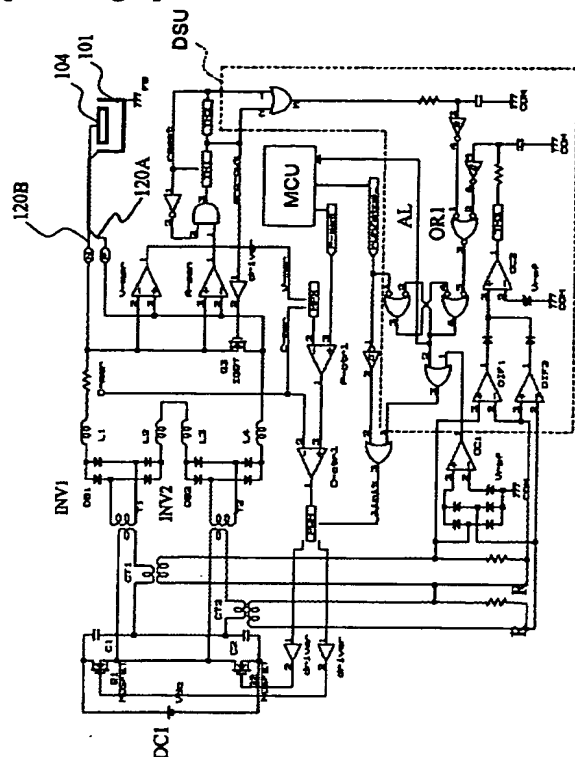




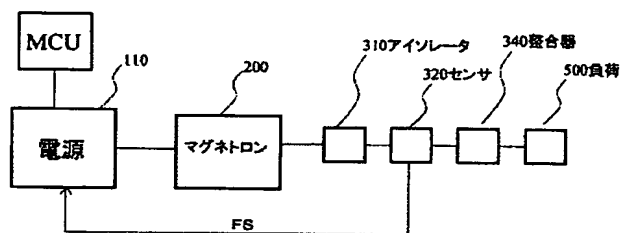
[Drawing 5]



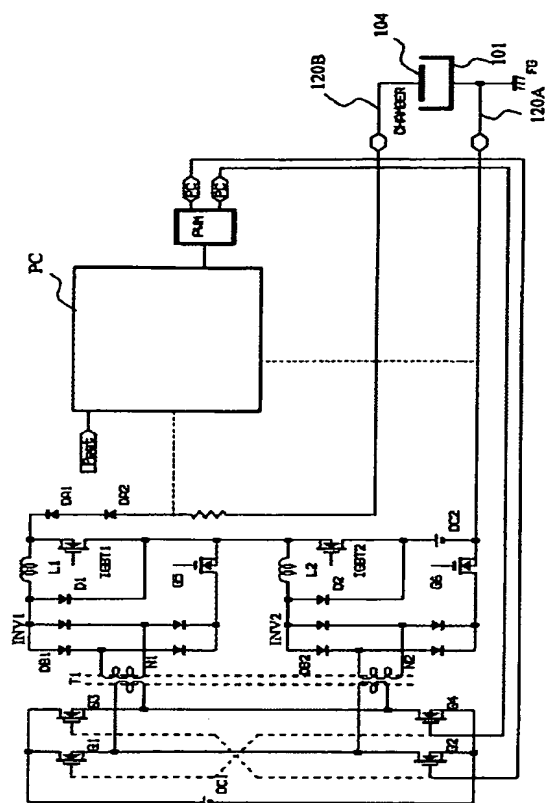
[Drawing 6]



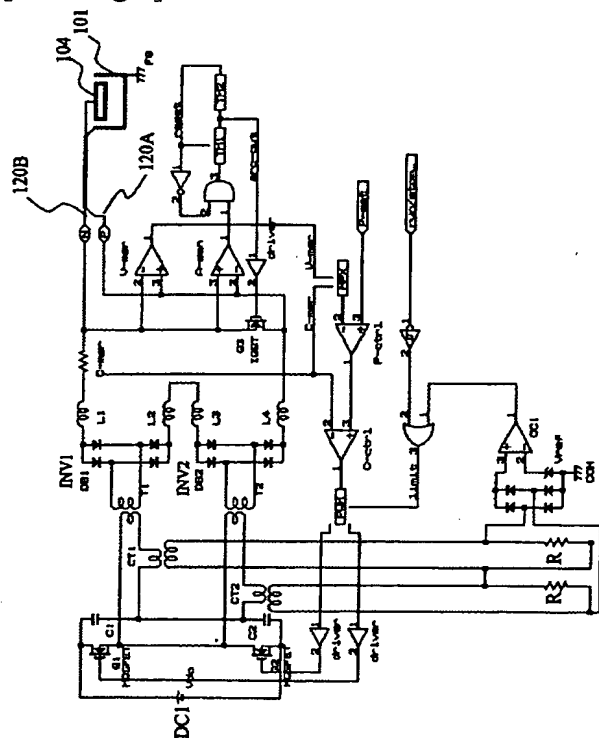
[Drawing 7]



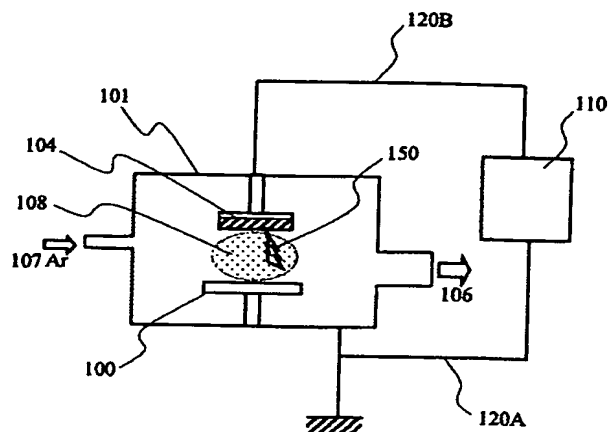
[Drawing 8]



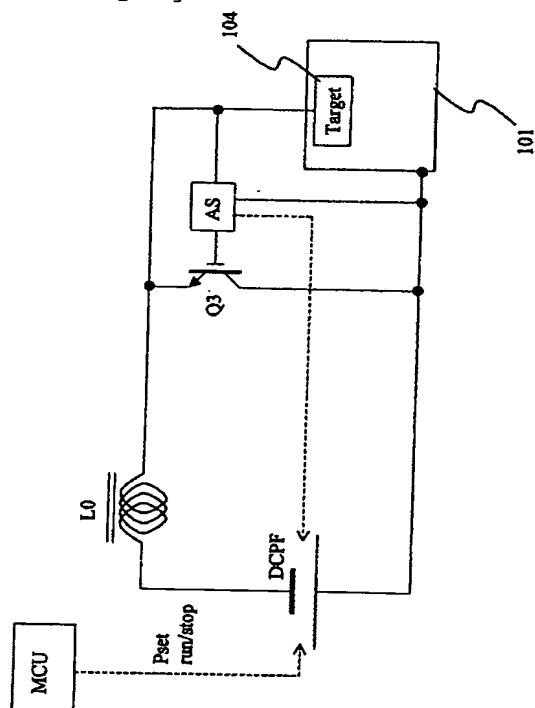
[Drawing 9]



[Drawing 10]



[Drawing 11]



[Translation done.]